

構造 STRUCTURE	: シリコンモノリシック集積回路 : Silicon monolithic integrated circuit
製品名 STRUCTURE	: ポータブル用 パワーコントロール & パワードライバ : Power control & driver IC for portable CD
形名 TYPE	: BH6575FV : BH6575FV
外形図 PACKAGE OUTLINES	: 図-1 (プラスチックモールド) : Figure 1. (Plastic mold)
ブロック図 BLOCK DIAGRAM	: 図-2 : Figure 2.
応用回路図 APPLICATION CIRCUIT	: 図-3 : Figure 3.
測定回路図 TEST CIRCUIT	: 図-4 : Figure 4.

機能: Feature

- ・低消費電力  
Low power consumption
- ・低ON抵抗  
Low ON-resistance
- ・SSOP-B40パッケージ  
SSOP-B40 package.

〈パワーコントロール部〉 〈Power control section〉

- ・昇圧型DC/DCコンバータ (外付けTr必要)  
Step up DC/DC converter (NPN, PNP Tr is needed outside) .
- ・パワーMOS昇圧回路 (スイッチングTr内蔵)  
VG booster circuit for driving the Power-Mos (Switching Tr built-in) .
- ・降圧レギュレータ回路  
Voltage down regulator circuit.
- ・リセット回路  
Reset circuit.

〈ドライバ部〉 〈Driver section〉

- ・パワーMOS Hブリッジドライバを4チャンネル内蔵  
4 channels of Power-Mos H-bridge are contained
- ・アナログ入力対応  
Available for analog input.
- ・ダイレクトPWM駆動方式  
Direct PWM drive system.

◎絶対最大定格 ABSOLUTE MAXIMUM RATINGS ( Ta = 25°C )

Parameter	Symbol	Limits	Unit
Hブリッジ電源電圧 H-bridge power supply voltage	PVCC	7	V
バッテリー電源電圧 Battery power supply voltage	REGO	7	V
システム電源電圧 System power supply voltage	VSYS	7	V
ACアダプタ電源電圧 AC adapter power supply voltage	DC_IN	7	V
プリドライバ電源電圧 Pre-driver power supply voltage	VG	7	V
許容損失 Power dissipation	Pd	1000*1	mW
動作温度範囲 Operating temperature range	Topr	-30~ 85	°C
保存温度範囲 Storage temperature range	Tstg	-55~150	°C

\*1) PCB (7.0mm×7.0mm, 厚さ 1.6mm ガラスエポキシ) 基板実装時。

Ta=25°C以上は、8.0mW/°Cで軽減する。

\*1) Reduce power by 8.0 mW for each degree above 25 °C, on a glass epoxy PCB (70mm × 70mm, 1.6mm thick).

◎推奨動作条件 RECOMMENDED OPERATING CONDITIONS

Parameter	Symbol	MIN	TYP	MAX	Unit
Hブリッジ電源電圧 H-bridge power supply voltage	PVCC	1.5	2.4	4.5	V
バッテリー電源電圧 Battery power supply voltage	REGO	1.5	2.4	4.5	V
システム電源電圧 System power supply voltage	VSYS	2.3	2.5	4.5	V
ACアダプタ電源電圧 AC adapter power supply voltage	DC_IN	3.0	4.5	6.5	V
プリドライバ電源電圧*2 Pre-driver power supply voltage*2	VG	5.0	6.0	6.9	V
周囲温度 Ambient temperature	Ta	-10	25	70	°C

\*2) 内蔵の昇圧回路を使用せず、外部より供給する場合。

\*2) The built-in booster circuit is not used, but the voltage is supplied from outside.

◎電気的特性 1 ELECTRIC CHARACTERISTICS 1

(特に指定のない限り Unless specified particularly Ta=25°C, PVCC=REGO=2.4V, VSYS=2.5V, VG=6V, VREF=1.25V)

Parameter	Symbol	MIN	TYP	MAX	Unit	Condition	Circuit
《 全体回路 Common section 》							
REGO スタンバイ電流 REGO stand-by current	I <sub>REGOST</sub>	-	-	3	μA	VSYS=0V	図-4-1 Fig.4-1
VG スタンバイ電流 VG stand-by current	I <sub>VGST</sub>	-	-	3	μA	VSYS=0V	図-4-1 Fig.4-1
REGO 消費電流 REGO supply current	I <sub>REGO</sub>	-	0.42	0.95	mA		図-4-1 Fig.4-1
DC_IN 消費電流 DC_IN supply current	I <sub>DC_IN</sub>	-	1.4	3.0	mA	DC_IN=5V	図-4-1 Fig.4-1
VSYS 消費電流 VSYS supply current	I <sub>VSYS</sub>	-	4.2	8.5	mA		図-4-1 Fig.4-1
VG 消費電流 VG supply current	I <sub>VG</sub>	-	0.35	0.7	mA	CT=470pF, fCLK=88.2KHz, VIN=1.49V	図-4-1 Fig.4-1
LG端子リーク電流 LG leak current	I <sub>LGLK</sub>	-	-	3	μA	LG=7V, VSYS=0V	図-4-1 Fig.4-1
《 PWMドライバ PWM driver 》							
出力 ON 抵抗 Output on-resistance	R <sub>ON</sub>	-	1.9	4	Ω	トップとボトム のON抵抗の和 Sum of on-resistance of top and that of bottom	図-4-2 Fig.4-2
出力オフセット電圧 12 Output offset voltage CH1,2	V <sub>oo</sub>	-50	0	50	mV		図-4-2 Fig.4-2
出力オフセット電圧 34 Output offset voltage CH3,4	V <sub>oo</sub>	-70	0	70	mV		図-4-2 Fig.4-2
電圧利得 Output voltage gain	G <sub>VC</sub>	11.5	14.0	16.5	dB	R <sub>IN</sub> =30KΩ	図-4-2 Fig.4-2
入力不感帯幅 12 (片側) Input dead zone CH1,2 (one side)	V <sub>DB12</sub>	2	20	40	mV	CH1,2	図-4-2 Fig.4-2
入力不感帯幅 34 (片側) Input dead zone CH3,4 (one side)	V <sub>DB34</sub>	0	5	15	mV	CH3,4	図-4-2 Fig.4-2
《 コントロール端子スレッシュホールド Control pin threshold 》							
MUTE 1 ONレベル入力電圧 Mute 1 ON threshold voltage	V <sub>MON1</sub>	1.5	-	-	V		図-4-1 Fig.4-1
MUTE 1 OFFレベル入力電圧 Mute 1 OFF threshold voltage	V <sub>MOFF1</sub>	-	-	0.5	V		図-4-1 Fig.4-1
MUTE 34 ONレベル入力電圧 Mute 34 ON threshold voltage	V <sub>MON34</sub>	-	-	0.5	V		図-4-1 Fig.4-1
MUTE 34 OFFレベル入力電圧 Mute 34 OFF threshold voltage	V <sub>MOFF34</sub>	1.5	-	-	V		図-4-1 Fig.4-1

●耐放射線設計はしていません。

●This product is not designed for protection against radioactive rays.

◎電気的特性 2 ELECTRIC CHARACTERISTICS 2

(特に指定のない限り Unless specified particularly Ta=25°C, PVCC=REGO=2.4V, VSYS=2.5V, VG=6V, VREF=1.25V)

Parameter	Symbol	MIN	TYP	MAX	Unit	Condition	Circuit
《 昇降圧コンバータ Up/down voltage converter section 》							
EI端子スレシ電圧 EI pin threshold voltage	VEITH	0.84	0.905	0.97	V		図-4-1 Fig.4-1
E0端子出力電圧 H E0 pin output voltage H	VE0TH	1.1	1.3	-	V	IE0=100μA	図-4-1 Fig.4-1
E0端子出力電圧 L E0 pin output voltage L	VE0L	-	-	0.4	V	IE0=-60μA	図-4-1 Fig.4-1
《 ショートプロテクト部 Short-circuit protection 》							
SPRT端子電圧 通常 SPRT pin voltage (normal)	VSPRTN	-	-	0.2	V		図-4-1 Fig.4-1
SPRT端子電流 1 E0 = H SPRT pin current 1, E0=H	ISPRT1	3.8	5.8	8.8	uA		図-4-1 Fig.4-1
SPRT端子電流 2 OFF時 SPRT pin current 2, OFF mode	ISPRT2	7.5	11.5	17.5	uA		図-4-1 Fig.4-1
SPRT端子インピーダンス SPRT pin impedance	RSPRT	210	300	390	KΩ		図-4-1 Fig.4-1
SPRT端子スレシ電圧 SPRT pin threshold voltage	VSPRTTH	0.4	0.5	0.6	V		図-4-1 Fig.4-1
《 ソフトスタート部 Soft start section 》							
SOFT端子出力電圧 SOFT pin output voltage	VSOFT	0.65	1.1	1.55	V		図-4-1 Fig.4-1
SOFT端子電流 SOFT pin current	ISOFT	3	6	9	uA	SOFT=0.6V	図-4-1 Fig.4-1
SOFT端子インピーダンス SOFT pin impedance	RSOFT	140	200	260	KΩ		図-4-1 Fig.4-1
《 インターフェース部 Interface section 》							
OFF端子オンスレシ電圧 OFF pin ON threshold voltage	VOFFTH1	-	-	VSYS-1.5	V		図-4-1 Fig.4-1
OFF端子オフスレシ電圧 OFF pin OFF threshold voltage	VOFFTH2	VSYS-0.6	-	-	V		図-4-1 Fig.4-1
OFF端子バイアス電流 OFF pin bias current	IOFF	30	60	90	uA	OFF=0V	図-4-1 Fig.4-1
START端子オンスレシ電圧 START pin ON threshold voltage	VSTATH1	-	-	REGO-1.0	V		図-4-1 Fig.4-1
START端子オフスレシ電圧 START pin OFF threshold voltage	VSTATH2	REGO-0.3	-	-	V		図-4-1 Fig.4-1
START 端子バイアス電流 START pin bias current	ISTART	10	14	18	uA	VSYS=0V, START=0V	図-4-1 Fig.4-1
CLK端子スレシ電圧 H CLK pin threshold voltage H	VCLKTHH	1.5	-	-	V	CT=470pF, fCLK=88.2KHz	図-4-1 Fig.4-1
CLK端子スレシ電圧 L CLK pin threshold voltage L	VCLKTHL	-	-	0.5	V	CT=470pF, fCLK=88.2KHz	図-4-1 Fig.4-1
CLK端子バイアス電流 CLK pin bias current	ICLK	13	18	23	uA	VCLK=2.5V	図-4-1 Fig.4-1

●耐放射線設計はしていません。

●This product is not designed for protection against radioactive rays.

◎電気的特性3 ELECTRIC CHARACTERISTICS 3

(特に指定のない限り Unless specified particularly Ta=25°C, PVCC=REGO=2.4V, VSYS=2.5V, VG=6V, VREF=1.25V)

Parameter	Symbol	MIN	TYP	MAX	Unit	Condition	Circuit
《 スタータ回路部 Starter circuit section 》							
LG端子発振周波数 LG pin oscillating frequency	fLG	75	100	125	KHz	VG=LG=5V	図-4-1 Fig. 4-1
LG端子最大パルスデューティ LG pin maximum pulse duty	tLGMAX	72	80	88	%	VG=LG=5V	図-4-1 Fig. 4-1
LG端子出力電圧 L LG pin output voltage L	VLGL	-	0.1	0.2	V	VG=LG=5V	図-4-1 Fig. 4-1
VG端子スタータ検出電圧 VG pin starter detect	VVGSTTH	3.2	4.0	4.8	V	VG=3V → 5V sweep	図-4-1 Fig. 4-1
VG端子スレシ電圧 VG pin threshold voltage	VVGTH	5.1	6.0	6.9	V	LG=5V	図-4-1 Fig. 4-1
《 DC/DCコンバータ DC/DC converter 》							
SW端子出力電圧H SW pin output voltage H	VSWH	1.3	1.8	-	V	CT=0.2V, ISW=5mA, EI=0.7V VSPRT=0V	図-4-1 Fig. 4-1
SW端子出力電圧L SW pin output voltage L	VSWL	-	0.5	1.0	V	CT=2V, ISW=-1mA	図-4-1 Fig. 4-1
SW端子スタータ時周波数 SW pin oscillating frequency at start	tSWSTA	75	100	125	KHz	VSYS=1.6V, VG=5V	図-4-1 Fig. 4-1
SW端子発振周波数1 (自走) SW pin oscillating frequency (self-running)	fSW1	36	48	60	KHz	EI=0.7V, CT=470pF, VSPRT=0V	図-4-1 Fig. 4-1
SW端子発振周波数2 (同期) SW pin oscillating frequency (CLK synchronization)	fSW2	-	88.2	-	KHz	EI=0.7V, fCLK=88.2KHz, VSPRT=0V	図-4-1 Fig. 4-1
SW端子スタータ時デューティ SW pin pulse duty at start	DSWSTA	15	30	45	%	VSYS=1.6V, VG=5V	図-4-1 Fig. 4-1
自走時最大デューティ SW pin oscillating maximum pulse duty (self-running)	DSW1	80	90	95	%	EI=0.7V, CT=470pF, VSPRT=0V, CLK=0V	図-4-1 Fig. 4-1
CLK同期時最大デューティ SW pin oscillating maximum pulse duty (CLK synchronizat- ion)	DSW2	80	90	95	%	EI=0.7V, CT=470pF, VSPRT=0V	図-4-1 Fig. 4-1
《 三角波発生回路 Triangular wave generation circuit 》							
CT端子スレシ電圧 H CT pin threshold voltage H	CTTHH	0.7	0.8	0.9	V	CT=0.7V → 1V sweep	図-4-1 Fig. 4-1
CT端子スレシ電圧 L CT pin threshold voltage L	CTTHL	0.34	0.4	0.46	V	CT=0.5V → 0.2V sweep	図-4-1 Fig. 4-1
CT端子シンク電流 CT pin sink current	ICTSIN	80	92	104	μA	CT=1.0V	図-4-1 Fig. 4-1
CT端子出力電流比 CT pin output current ratio	HCT	6.5	8	9.5	-	Sink current / source current	図-4-1 Fig. 4-1

●耐放射線設計はしていません。

●This product is not designed for protection against radioactive rays.

◎電気的特性 4 ELECTRIC CHARACTERISTICS 4

(特に指定のない限り Unless specified particularly Ta=25°C, PVCC=REGO=2.4V, VSYS=2.5V, VG=6V, VREF=1.25V)

Parameter	Symbol	MIN	TYP	MAX	Unit	Condition	Circuit
《 VSYS回路部 VSYS circuit section 》							
ディスチャージ解除電圧 Discharge release voltage	VDIS	1.40	1.51	1.62	V		図-4-1 Fig. 4-1
スタータ→ノーマル 切り換え電圧 Starter → normal switching voltage	VSTN	1.64	1.75	1.86	V	VSYS=1.5V → 2V sweep	図-4-1 Fig. 4-1
ノーマル→スタータ 切り換え電圧 Normal → starter switching voltage	VNST	1.56	1.67	1.78	V	VSYS=2V → 1.5V sweep	図-4-1 Fig. 4-1
スタータ→ノーマル 切り換えヒス幅 Starter → normal switching hysteresis width	VSTNHIS	40	80	120	mV	VSTN-VNST	図-4-1 Fig. 4-1
《 リセット Reset section 》							
EI端子リセット電圧スレシ比 EI pin reset voltage threshold ratio	HRST	80	85	90	%	EI端子スレシ電圧との比 Ratio of EI pin threshold voltage	図-4-1 Fig. 4-1
RESET端子出力電圧 Reset pin output voltage	VORESET	-	-	0.5	V	IRESET=-1mA	図-4-1 Fig. 4-1
RESET端子リーク電流 Reset pin leak current	ILKRESET	-	-	2	μA	VRESET=2.5V	図-4-1 Fig. 4-1
《 レギュレータ回路部 Regulator circuit section 》							
レギュレータ出力電圧 Regulator output voltage	VREG	2.9	3.2	3.5	V	REGO=OPEN, DC_IN=6V	図-4-1 Fig. 4-1
REGB端子出力電圧 REGB pin output voltage	VOREGB	-	-	1.4	V	DC_IN=6V, IREGB=10mA	図-4-1 Fig. 4-1
REGB端子リーク電流 REGB pin leak current	ILKREGB	-	-	3	μA	REGO=3.5V, DC_IN=6V, REGB=6V	図-4-1 Fig. 4-1
REGB端子リミット電流 REGB pin limit current	ILMREGB	10	15	20	mA	DC_IN=6V	図-4-1 Fig. 4-1
DC_IN 減電ミュートON電圧 DC_IN low-voltage Mute ON voltage	VDC_INLV	-	-	1.3	V	DC_INを規定 DC_IN voltage	図-4-1 Fig. 4-1
DC_IN 減電ミュートオフ電圧 DC_IN low-voltage mute OFF voltage	VDC_INOF	1.9	-	-	V	DC_INを規定 DC_IN voltage	図-4-1 Fig. 4-1

●耐放射線設計はしていません。

●This product is not designed for protection against radioactive rays.

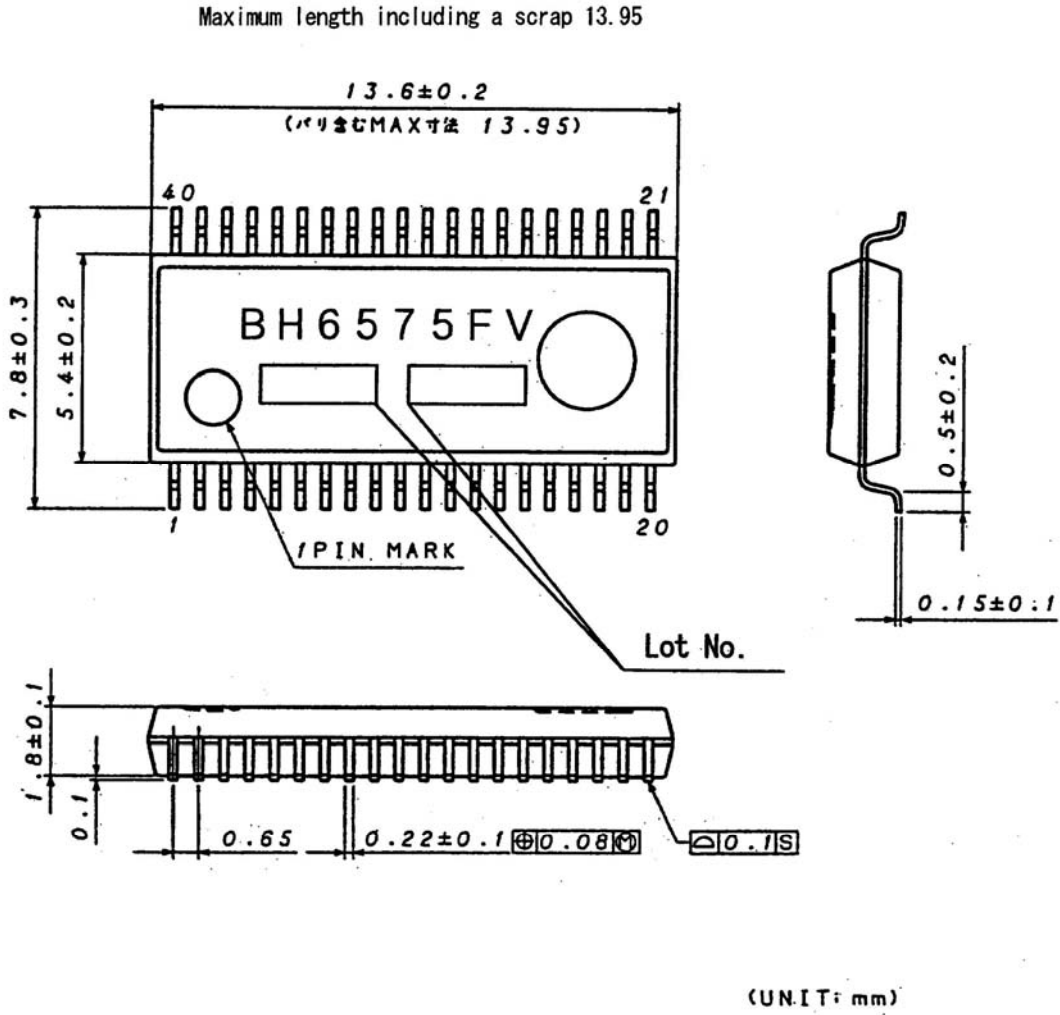


图-1 外形图  
Figure.1 PACKAGE OUTLINES

图番: EX157-5001



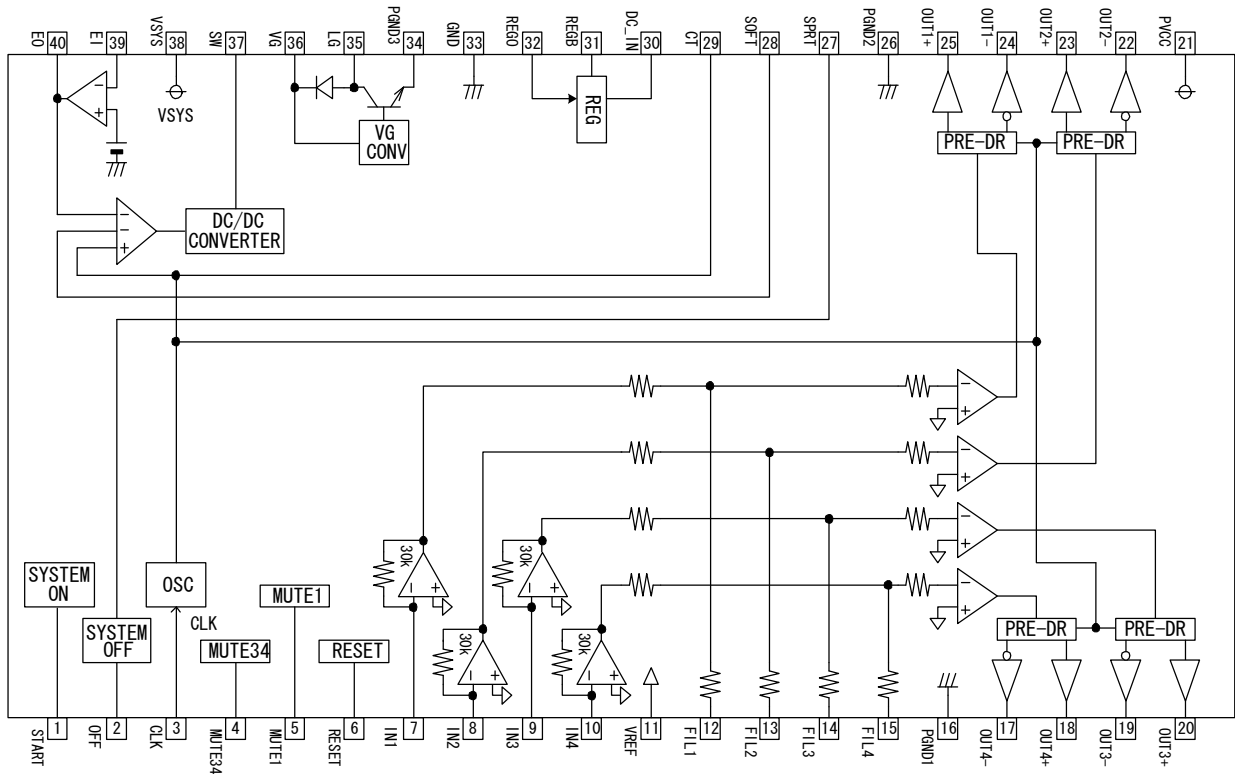


図-2 ブロック図  
Figure.2 BLOCK DIAGRAM

## ◎端子説明 DESCRIPTIONS OF TERMINALS

端子 No.	端子名	端子説明	端子 No.	端子名	端子説明
1	START	DC/DCコンバータ起動端子 DC/DC converter starting terminal	2 1	PVCC	パワー部電源端子 H-bridge power supply input terminal
2	OFF	DC/DCコンバータOFF端子 DC/DC converter OFF terminal	2 2	OUT2-	CH2 負出力端子 CH2 negative output
3	CLK	外部クロック入力端子 External clock synchronization input terminal	2 3	OUT2+	CH2 正出力端子 CH2 positive output
4	MUTE34	CH3, 4 ミュート端子 CH3, 4 mute terminal	2 4	OUT1-	CH1 負出力端子 CH1 negative output
5	MUTE1	CH1 ミュート端子 CH1 mute terminal	2 5	OUT1+	CH1 正出力端子 CH1 positive output
6	RESET	リセット出力端子 Reset output terminal	2 6	PGND2	パワー部グラウンド2 Power unit power supply ground terminal 2
7	IN1	CH1 入力端子 CH1 input terminal	2 7	SPRT	パワーオフ時定数設定端子 Short-circuit protection setting terminal
8	IN2	CH2 入力端子 CH2 input terminal	2 8	SOFT	ソフトスタート設定端子 Soft-start setting terminal
9	IN3	CH3 入力端子 CH3 input terminal	2 9	CT	三角波出力端子 Triangular wave output terminal
1 0	IN4	CH4 入力端子 CH4 input terminal	3 0	DC.IN	ACアダプタ電源端子 AC adapter power supply input terminal
1 1	VREF	基準電圧入力端子 Reference power supply input terminal	3 1	REGB	レギュレータ用Tr駆動端子 Tr driving terminal for regulator
1 2	FIL1	CH1 フィルタ端子 CH1 feedback filter terminal	3 2	REGO	バッテリー電源端子 Battery power supply input terminal
1 3	FIL2	CH2 フィルタ端子 CH2 feedback filter terminal	3 3	GND	プリ部グラウンド Pre-unit power supply ground terminal
1 4	FIL3	CH3 フィルタ端子 CH3 feedback filter terminal	3 4	PGND3	パワー部グラウンド3 Power unit power supply ground terminal 3
1 5	FIL4	CH4 フィルタ端子 CH4 feedback filter terminal	3 5	LG	VG昇圧用コイル駆動端子 Drive coil for boosting VG terminal
1 6	PGND1	パワー部グラウンド1 Power unit power supply ground terminal 1	3 6	VG	パワーMOS駆動回路電源端子 Drive the power-Mos circuit power supply input terminal
1 7	OUT4-	CH4 負出力端子 CH4 negative output	3 7	SW	昇圧用トランジスタ駆動端子 Booster transistor drive terminal
1 8	OUT4+	CH4 正出力端子 CH4 positive output	3 8	VSYS	コントロール回路電源端子 Control circuit power supply input terminal
1 9	OUT3-	CH3 負出力端子 CH3 negative output	3 9	EI	DC/DCコンバータエラーアンプ入力端子 DC/DC converter error amplifier input terminal
2 0	OUT3+	CH3 正出力端子 CH3 positive output	4 0	E0	DC/DCコンバータエラーアンプ出力端子 DC/DC converter error amplifier output terminal

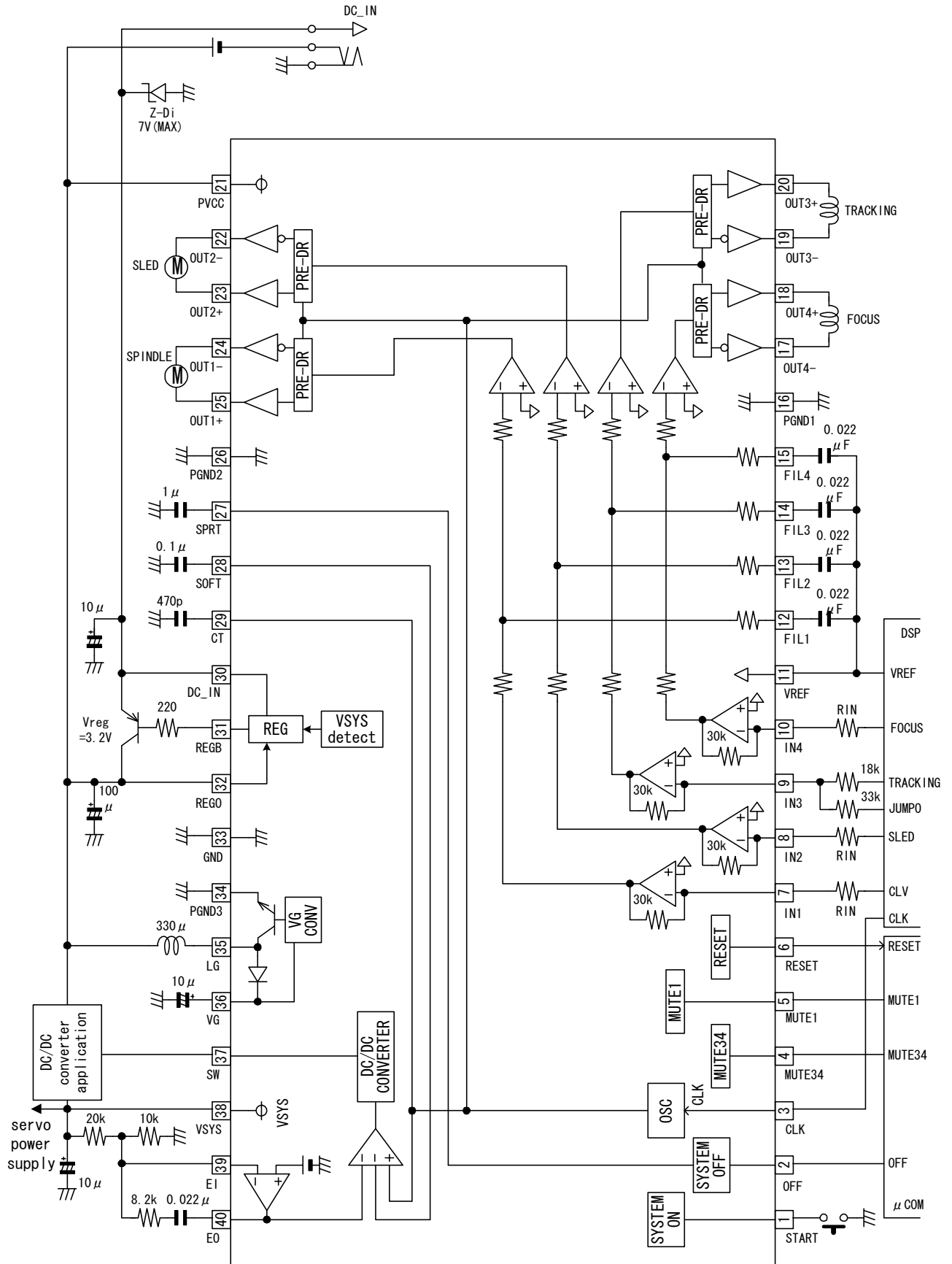


图-3 应用回路图

Figure.3 APPLICATION CIRCUIT

Pin No.	Terminal name	Explanation	Equivalent circuit diagram
1	START	DC/DCコンバータ起動端子。 DC/DC converter starting terminal.	
2	OFF	DC/DCコンバータOFF端子。 DC/DC converter OFF terminal.	
3	CLK	外側クロック同期入力端子。 88.2KHzを入力して下さい。 自走で動作させる場合は GNDとショートして下さい。 External clock synchroni- zation input terminal. Input 88.2kHz pulse. To allow self-advancing operation, make it short to GND.	
4	MUTE34	CH3,4 ミュート端子。 CH3,4 mute terminal.	
5	MUTE1	CH1 ミュート端子。 CH1 mute terminal.	

◎端子等価回路図2 EQUIVALENT CIRCUIT DIAGRAM 2

Pin No.	Terminal name	Explanation	Equivalent circuit diagram
6	RESET	リセット出力端子。 Reset output terminal.	
7 8 9 10	IN1 IN2 IN3 IN4	入力端子。 PWM driver input terminal.	
11	Vref	基準電圧入力端子。 Reference power supply Input terminal.	
12 13 14 15	FIL1 FIL2 FIL3 FIL4	フィルタ端子。 Feedback filter terminal.	

◎端子等価回路図3 EQUIVALENT CIRCUIT DIAGRAM 3

Pin No.	Terminal name	Explanation	Equivalent circuit diagram
16 17 18 19 20 21	PGND1 OUT4- OUT4+ OUT3- OUT3+ PVCC	ドライバ CH3, 4の 出力端子。 PWM driver CH3, 4 output terminal.	
21 22 23 24 25 26	PVCC OUT2- OUT2+ OUT1- OUT1+ PGND2	ドライバ CH1, 2の 出力端子。 PWM driver CH1, 2 output terminal.	
27	SPRT	ショート保護設定端子。 GND間にコンデンサを付けて 下さい。 Short-circuit protection setting terminal. Please connect capacitor to GND.	
28	SOFT	ソフトスタート設定端子。 GND間にコンデンサをつけて 下さい。 Soft-start setting terminal. Please connect capacitor to GND.	
29	CT	三角波出力端子。 GND間にコンデンサをつけて 下さい。 Triangular wave output terminal. Please connect capacitor to GND.	

◎端子等価回路図4 EQUIVALENT CIRCUIT DIAGRAM 4

Pin No.	Terminal name	Explanation	Equivalent circuit diagram
30	DC-IN	ACアダプタ電源端子。 AC adapter power supply input terminal.	
31	REGB	レギュレータ用トランジスタ駆動端子。外付けPNPトランジスタのベースをつないで下さい。 Tr driving terminal for regulator. Please connect the base of externally installed PNP Tr to it.	
32	REGO	バッテリー電源端子。 Battery power supply input terminal.	
33	GND	ブリ部グラウンド。 Pre-unit power supply ground terminal.	
34	PGND3	パワー部グラウンド。 (昇圧部) Power unit power supply ground terminal 3. (Step up converter section)	
35	LG	VG昇圧用のスイッチングトランジスタ出力端子。PVcc1に対してコイルを付けて下さい。 Switching transistor output for boosting the VG. Connect the coil to it.	
36	VG	パワーMOS駆動回路の電源端子。 VG booster circuit for driving the Power-Mos.	
37	SW	昇圧コンバータ用トランジスタ接続端子。 Booster Tr drive terminal.	
38	VSYS	メイン昇圧回路電源端子。 Input of main DC/DC converter power source.	

◎端子等価回路図5 EQUIVALENT CIRCUIT DIAGRAM 5

Pin No.	Terminal name	Explanation	Equivalent circuit diagram
39	EI	<p>エラーアンプ入力端子。 DC/DCコンバータの電圧を設定する端子です。 Error amp input. The terminal for setting the voltage of DC/DC converter.</p>	
40	E0	<p>エラーアンプ出力端子。 エラーアンプの周波数特性を決めます。 EIに対して帰還定数を付けて下さい。 Error amp output. The frequency characteristics of error amp can be determined. Put the feedback constant to the EI.</p>	



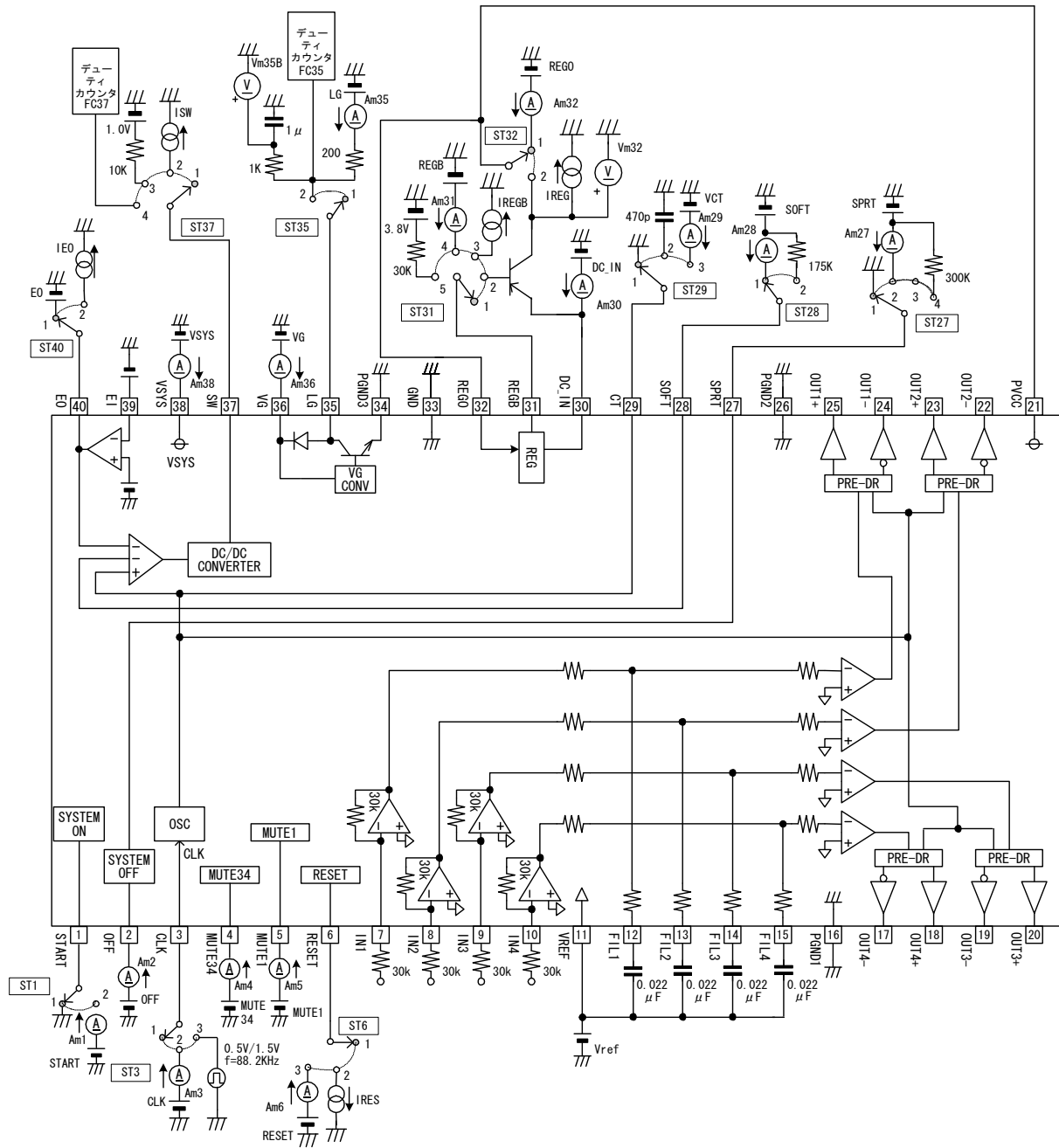


図-4-1 測定回路図1 (回路電流、電源部)

Figure 4-1. TEST CIRCUIT 1 (Circuit current, power section)

◎測定回路図スイッチ表 1

TABLE OF MEASURE CIRCUIT SWITCH POSITION 1

(特に指定のない限り)

Unless specified particularly ST=1, PVCC=REGO=2.4V, VSYS=2.5V, VG=6V, VREF=1.25V, MUTE1=0.5V, MUTE34=1.5V)

PARAETER	ST										INPUT					CONDITION	CIR-CUIT	MEASURE POINT
	1	3	6	27	28	29	31	32	35	37	40	EI	CT	CLK	START			
<b>&lt;回路電流 Circuit current&gt;</b>																		
I REGOST *	2														7V	*	Fig.4-1	Am32
I VGST *	2														7V	*	↓	Am36
* REGO=VG=7V, VSYS=0V, VREF=open, MUTE1,34=0V																		
I REGO	2				3						1.1V	2V		2.4V		↓	Am32	
I DC_IN											1.1V					↓	Am30	
I VSYS						3					1.1V	2V				↓	Am38	
I VG		3				2					0.7V				VIN=1.49V	↓	Am36	
I LGLK *										2					MUTE1,34=0V,VREF=open	↓	Am35	
* REGO=VG=LG=7V, VSYS=0V, VREF=MUTE1,34=0V																		
<b>&lt;昇降圧コンバータ Up / down voltage converter section&gt;</b>																		
VEITH *																SWEEP	Fig.4-1	Vm40
* EI電圧を0.8Vから上げていき、EO電圧が“H”→“L”になる時のEI電圧 EI terminal voltage when EO terminal varies from “H”→“L” upon increasing the EI voltage from 0.8V.																		
VEOTH										2	0.7V				IEO=100μA	Fig.4-1	Vm40	
VEOL										↓	1.1V				IEO=-60μA	↓	↓	
<b>&lt;ショートプロテクト部 Short-circuit protection&gt;</b>																		
VSPRTN				3							1.1V					Fig.4-1	Vm27	
ISPRT1				2							0.7V					↓	Am27	
ISPRT2				2							1.1V			0V		↓	Am27	
RSPRT *				4											SPRT=0.6V	↓	Vm27*300K/(0.6-Vm27)	
* REGO=VSYS=VG=0V, VREF=MUTE1,34=open																		
VSPRTTH *				2							0.7V	0.2V				Fig.4-1	Vm37	
* SPRT=0.4VでSW端子が“H”、SPRT=0.6VでSW端子が“L”であることを確認 SW terminal shall be “H” at SPRT=0.4V, SW terminal shall be “L” at SPRT=0.6V																		
<b>&lt;ソフトスタート部 Soft start section&gt;</b>																		
VSOFT																Fig.4-1	Vm28	
ISOFT															SOFT=0V	↓	Am28	
RSOFT *					2										SOFT=0.6V	↓	Vm28*175K/(0.6-Vm28)	
* REGO=VSYS=VG=0V, VREF=MUTE1,34=open																		
<b>&lt;インターフェース部 Interface section&gt;</b>																		
VOFFTH *				3	3						0.2V			*	EO=1V	Fig.4-1	Vm37	
* OFF=VSYS-0.6VでSW端子が“H”、OFF=VSYS-1.5VでSW端子が“L”であることを確認 SW terminal shall be “H” at OFF=VSYS-0.6V, SW terminal shall be “L” at OFF=VSYS-1.5V																		
I OFF														0V		Fig.4-1	Am2	
VSTATH *	2									*			*		VSYS=1.6V	↓	Vm37	
* START=REGO-1.0VでSW端子が100KHzで発振(ST:4)、START=REGO-0.3VでSW端子が“Hi-z”(ST:3)であることを確認 SW terminal shall oscillate with 100KHz at START=REGO-1.0V (ST:4), SW terminal shall be “Hi-z” at START=REGO-0.3V (ST:3)																		
I START	2												0V		VSYS=0V	Fig.4-1	Am1	
I CLK		2										2.5V				↓	Am3	
<b>&lt;スタータ回路部 Starter circuit section&gt;</b>																		
fLG										2			1.1V		VG=LG=5V	Fig.4-1	FC35	
tLGMAX										2			↓		↓	↓	↓	
V LGL *										2			0.7V		↓	↓	↓	
* LG端子の“L”レベル(常に発振している)電圧がリミット以下の電圧であること。 “L” level voltage of LG terminal (always oscillating) should be less than limit.																		
VVGSTTH *						3				3			0.7V	0.2V		Fig.4-1	Vm37	
* VG端子を3Vから上げていき、SW端子(Vm37)が“Hi-z”→“L”レベルになる時のVG端子電圧 VG terminal voltage when SW terminal (Vm37) varies from “Hi-z”→“L” upon increasing the VG voltage from 3V.																		
VVGTH *										2					LG=5V	Fig.4-1	Vm35B	
* VG=6.9VでVm35Bが“H”、VG=5.1VでVm35Bが“L”であることを確認 Vm35B terminal shall be “H” at VG=6.9V, Vm35B terminal shall be “L” at VG=5.1V.																		

◎測定回路図スイッチ表2

TABLE OF MEASURE CIRCUIT SWITCH POSITION 2

(特に指定のない限り)

Unless specified particularly ST=1, PVCC=REGO=2.4V, VSYS=2.5V, VG=6V, VREF=1.25V, MUTE1=0.5V, MUTE34=1.5V)

PARAETER	ST										INPUT					CONDITION	CIR-CUIT	MEASURE POINT	
	1	3	6	27	28	29	31	32	35	37	40	EI	CT	CLK	START				OFF
＜DC/DCコンバータ DC/DC converter＞																			
VSWH						3					2	0.7V	0.2V				ISW=5mA	Fig4-1	Vm37
VSWL						↓					↓	↓	2V				ISW=-1mA	↓	↓
tSWSTA											4						VSYS=1.6V, VG=5V	↓	FC37
fSW1						2					↓	0.7V						↓	↓
fSW2		3				↓					↓	↓		PULSE				↓	↓
DSWSTA											↓						VSYS=1.6V, VG=5V	↓	↓
DSW1						2					↓	0.7V						↓	↓
DSW2		3				↓					↓			PULSE				↓	↓
＜三角波発生回路 Triangular wave generation circuit＞																			
CTTHH *						3						0.7V	SWEEP					Fig4-1	Vm37
* CT端子を0.7Vから上げていった時に、SW端子電圧(Vm37)が“H”→“L”になる時のCT端子電圧 CT terminal voltage when SW terminal (Vm37) varies from “H”→“L” upon increasing the CT voltage from 0.7V.																			
CTTHL *						3						0.7V	SWEEP					Fig4-1	Vm37
* CT端子を0.5Vから下げていった時に、SW端子電圧(Vm37)が“L”→“H”になる時のCT端子電圧 CT terminal voltage when SW terminal (Vm37) varies from “L”→“H” upon decreasing the CT voltage from 0.5V.																			
ICTSIN						3						0.7V	1V					Fig4-1	Am29
ICTSOU						↓						↓	0.2V					↓	↓
HCT																		↓	ICTSOU/ISTSIN
＜VSYS回路 VSYS circuit section＞																			
VDIS *												0.7V						Fig4-1	Vm28
* VSYS=1.62VでSOFT端子(Vm28)が“H”、VSYS=1.4VでSOFT端子(Vm28)が“L”であることを確認 SOFT terminal (Vm28) shall be “H” at VSYS=1.62V, SOFT terminal shall be “L” at VSYS=1.4V.																			
VSTN	2					3					3	0.7V	0.2V		2.1V			Fig4-1	Vm37
* VSYS端子を1.5Vから上げていった時に、SW端子電圧(Vm37)が“Hi-z”→“H”になる時のVSYS端子電圧 VSYS terminal voltage when SW terminal (Vm37) varies from “Hi-z”→“H” upon increasing the CT voltage from 1.5V.																			
VNST	2					3					3	0.7V	0.2V		2.1V			Fig4-1	Vm37
* VSYS端子を2Vから下げていった時に、SW端子電圧(Vm37)が“H”→“Hi-z”になる時のVSYS端子電圧 VSYS terminal voltage when SW terminal (Vm37) varies from “H”→“Hi-z” upon decreasing the CT voltage from 2V.																			
VSTN-HIS																		Fig4-1	VSTN-VNST
＜リセット Reset section＞																			
HRST *												*						Fig4-1	Vm6
* RESET=VEITH*0.9VでRESET端子(Vm6)が“H”、RESET=VEITH*0.8VでRESET端子(Vm6)が“L”であることを確認 RESET terminal (Vm6) shall be “H” at EI=VEITH*0.9V, RESET terminal shall be “L” at EI=VEITH*0.8V.																			
VORESET		2										*					* VEITH*0.8, IRES=-1mA	Fig4-1	Vm6
ILKRESET		3										*					* VEITH*0.9, RESET=2.5V	↓	Am6
＜レギュレータ回路部 Regulator circuit section＞																			
VREG						2	2										REGO=open, DC_IN=5V, IREG=100mA	Fig4-1	Vm32
VOREGB						3											DC_IN=6V, IREGB=-10mA	↓	Vm31
ILKREGB						4											DCIN=6V, REGO=3.5V, REGB=6V	↓	Am31
ILMREGB *						3											DC_IN=6V	↓	Vm31
* IREGB=-10mAでREGB端子(Vm31)が“L”、IREGB=-20mAでREGB端子(Vm31)が“H”であることを確認 REGB terminal (Vm31) shall be “L” at IREGB=-10mA, REGB terminal shall be “H” at IREGB=-20mA																			
VDC_INLV						5											DC_IN=1.3V	Fig4-1	Vm32
VDC_INOF						↓											DC_IN=1.9V	↓	Vm31

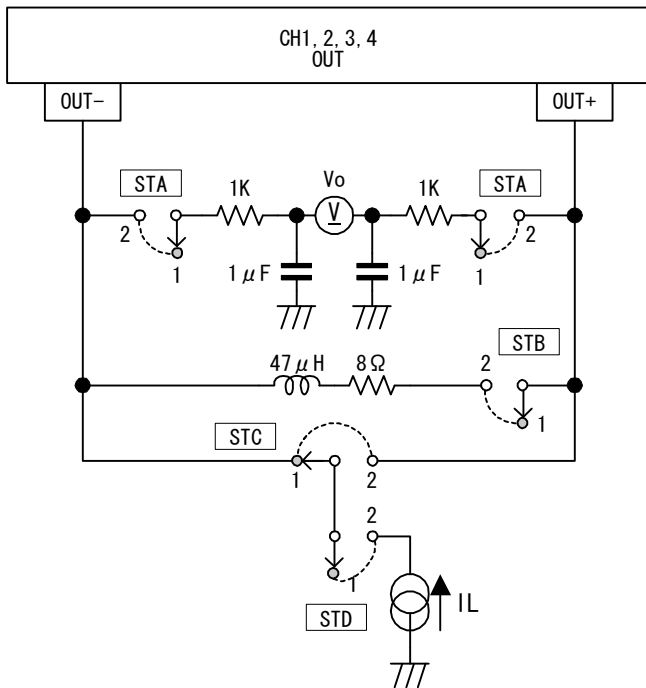
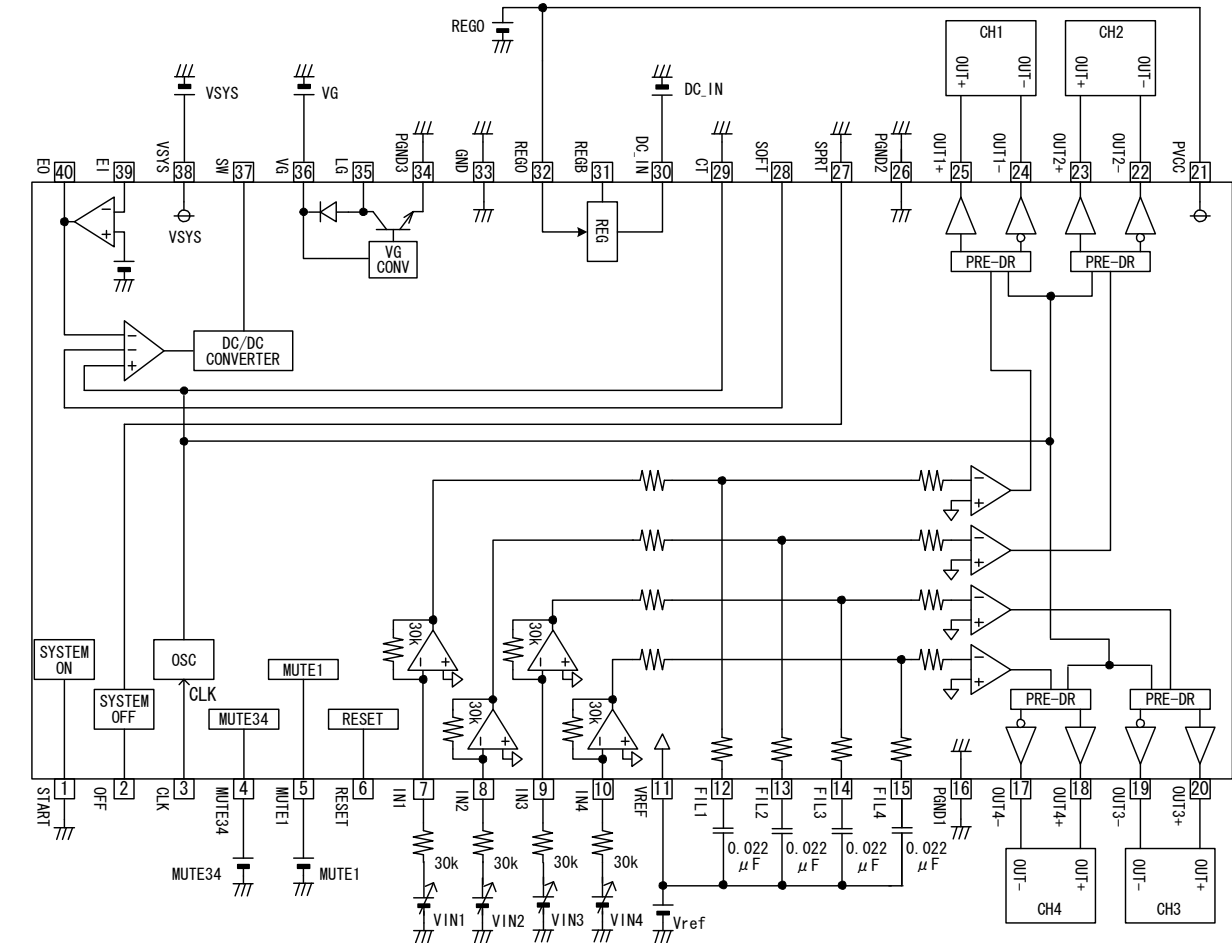


図-4-2 測定回路図2 (ドライバ部)  
Figure 4-2. TEST CIRCUIT 2 (Driver section)

◎測定回路図スイッチ表 2

TABLE OF MEASURE CIRCUIT SWITCH POSITION 2

(特に指定のない限り)

Unless specified particularly ST=1, PVCC=REG0=2.4V, VSYS=2.5V, VG=6V, VREF=1.25V, MUTE1=0.5V, MUTE34=1.5V, CT=470pF)

PARAETER	ST				INPUT VIN	CONDITION	CIR- CUIT	MEASURE POINT
	A	B	C	D				
◁PWM ドライバ PWM driver▷								
RON OUT+ top			2	2	2.5V	IL=-500mA	Fig1-2	PVCC-VOUT+
RON OUT+ bottom			↓	↓	0V	IL=500mA	↓	VOUT+
RON OUT- top				↓	0V	IL=-500mA	↓	PVCC-VOUT-
RON OUT- bottom				↓	2.5V	IL=500mA	↓	VOUT-
Voo	2	2			1.25V		↓	Vo
GVC	↓	↓			*1	VIN=VREF±50mV,±100mV * 下図参照 See below	↓	Vo
VDB	↓	↓			*2	* 下図参照 See below	↓	Vo

\*1 電圧利得 Voltage gain

$$GVC+=20 \log \left( \frac{Vo2-Vo1}{50mV} \right)$$

$$GVC-=20 \log \left( \frac{|Vo4-Vo3|}{50mV} \right)$$

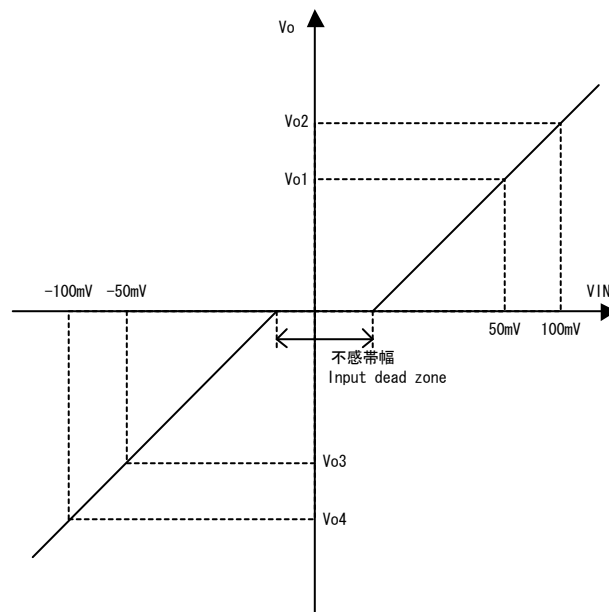
\*2 入力不感帯幅 Input dead zone

CH1, 2

入力電圧を-50mV から上げていった時に、出力の出なくなる区間を不感帯幅とする。  
Input dead zone is the interval of no output upon increasing input voltage from -50mV.

CH3, 4

入力電圧を-30mV から上げていった時に、出力の出なくなる区間を不感帯幅とする。  
Input dead zone is the interval of no output upon increasing input voltage from -30mV.

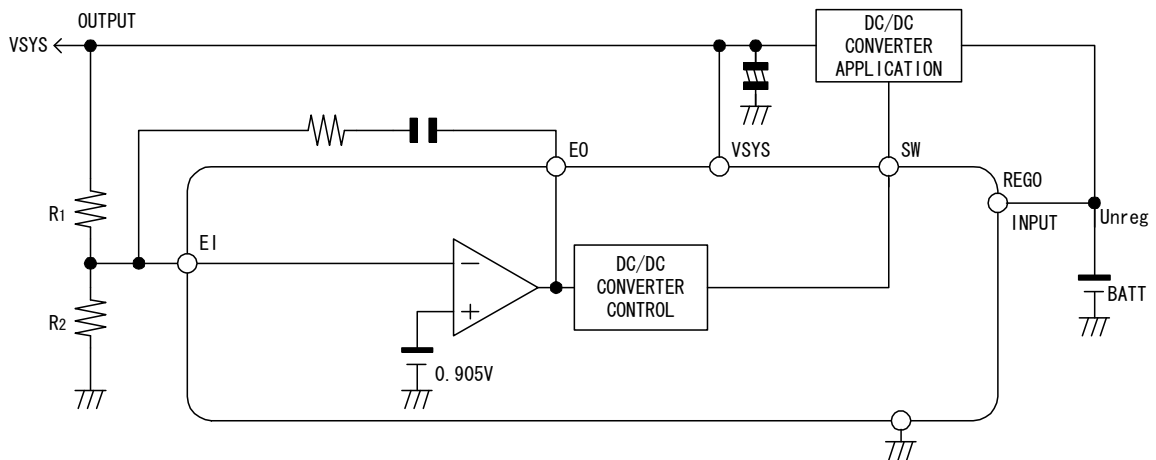


【DC/DCコンバータ (VSYS) DC/DC converter (VSYS)】

外付け抵抗R<sub>1</sub>, R<sub>2</sub>により出力電圧を可変する事ができます。  
その電圧設定方法は下記の通りです。

To set the output voltage, use the following R<sub>1</sub> and R<sub>2</sub>.

$$V_{SYS} = 0.905 \times \frac{R_1 + R_2}{R_2}$$



【パワーMOS駆動用昇圧コンバータ (VG) Booster circuit for driving the Power-Mos (VG)】

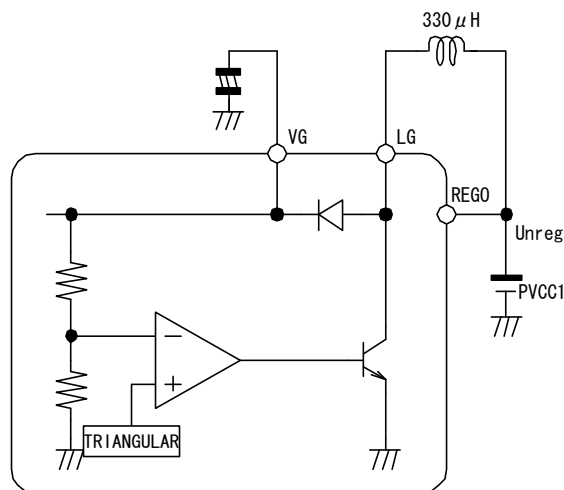
内蔵のパワーMOSトランジスタを駆動するのに必要なVG電圧を作ります。  
LG端子の発振周波数は、メインDC/DCコンバータとは違った独立した  
ものになっています。

起動時には、まずこの回路から動き出します。

This unit can generate the VG voltage necessary for driving the built-in  
Power-Mos transistor.

LG terminal oscillation frequency is independent and different from that of the main  
DC/DC converter.

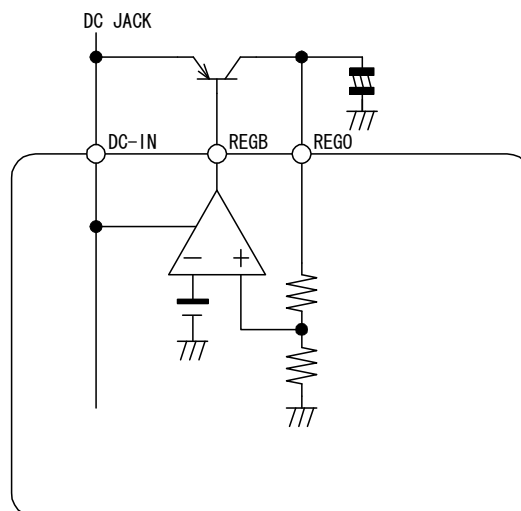
When start-up, this circuit activates at first.



【降圧レギュレータ回路 Down Voltage regulator circuit】

レギュレータ回路の電源はDC\_INです。  
PNPトランジスタを外付けする事より、

REGOを出力としたレギュレータ回路を構成します。  
レギュレータ出力電圧は、内蔵抵抗で決められており、3.2 (typ) です。  
当レギュレータのON/OFFコントロールはできません。  
The DC\_IN is the power source of regulator circuit.  
If PNP transistor is externally attached, it allows the regulator circuit with the  
REGO set as the output voltage.  
Output voltage is 3.2V, this regulator output voltage depends on the built-in resistance.  
It is unable to control ON/OFF of this regulator.



**【ソフトスタート Soft start】**

ソフト端子とGND間にコンデンサをつけることにより機能します。

Install the condenser between SOFT terminal and GND, so that this function may act.

【ショート保護回路 Short protective circuit】

SPRT 端子電圧が、一端 0.5V 超えると、SW 端子 (37 ピン) のスイッチングを停止します。  
また、メイン DC/DC コンバータの OFF は全て、タイマラッチ回路を作動させる  
ことによって行いますので、SPRT 端子には必ずコンデンサをつけて下さい。

If the voltage of SPRT terminal (pin 27) has reached 0.5V, switching of SW Terminal (pin 37) is disabled.

The main DC/DC converter can be tuned off only through the activation of timer latch circuit.  
Accordingly be sure to attach the capacitor on the SPRT terminal.

- ①エラーアンプの出力 E0 が、'H' に振り切っている間、SPRT の充電を行います。スイッチング  
停止までの時間は、SPRT 端子のコンデンサによって次式で決まります。

While the error amp output of E0 is being completely set at "H", SPRT terminal  
can be charged.

The time until stopping the switching is determined by the following formula  
for the capacitor of SPRT terminal.

$$t = C_{SPRT} \times \frac{V_{TH}}{I_{SPRT}} \quad (\text{sec}) \quad (V_{TH}=0.5V, I_{SPRT}=5.8\mu A)$$

- ②OFF 端子 (2 ピン) に VSYS-1.5V 以下の電圧が印加された場合に、SPRT 端子の充電を行います。  
スイッチング停止までの時間は、SPRT 端子のコンデンサによって次式で決まります。

While the OFF terminal is being set at below VSYS-1.5V, SPRT terminal can be  
charged.

The time until stopping the switching is determined by the following formula  
for the capacitor of SPRT terminal.

$$t = C_{SPRT} \times \frac{V_{TH}}{I_{SPRT}} \quad (\text{sec}) \quad (V_{TH}=0.5V, I_{SPRT}=11.5\mu A)$$

【PWMドライバ PWM driver】

出力段に、NchMOS を 4 つ使った Hブリッジドライバです。Vref を挟んだ入力の差動電圧と絶対値  
に比例して、出力の極性、PWMデューティを可変します。

このデューティの変化する方形波で負荷をダイレクトPWM駆動します。

本ドライバは電圧帰還タイプですので、バッテリー電圧変動によらず、ゲインは一定となります。  
H-bridge driver using 4 pieces of N-channel Mos transistor on output stage. Polarity  
of output and PWM duty are changed in proportion to differential voltage and absolute  
value of input sandwiching Vref.

Load is direct-PWM driven by square wave of this changing duty.

This driver is voltage feedback type, so, voltage gain is invariable in spite of fluctuation  
of battery voltage.

【サーマルシャットダウン Thermal shut down】

チップ温度が 150°C (typ.) になるとドライバ部出力電流がカットされ、  
再びチップ温度が 130°C (typ.) になると復帰します。

When the chip temperature has been 150 °C (typ.), the output current is muted. And when  
the chip temperature has dropped to 130°C (typ.), the driver circuit starts up.



## ◎使用上の注意 Note in use

1. 供給電源間には、このICの根本にパスコン (0.1 $\mu$ F程度) を付けて下さい。  
Between power supplies, attach a by-pass capacitor (approx. 0.1 $\mu$ F) at the root of this IC.
2. 根本的には、ICのサブ電位以下の電圧を端子に印加する事はさけて下さい。  
外付けチョークコイルなどの逆起電力により、ICのサブ電圧 (GND) 以下に下がる場合は動作マージン考慮の上ご検討下さい。  
In principle, do not apply voltage below sub-potential of IC to terminal.  
Examine in consideration of operation margin, when each driver output falls below sub-voltage of IC (GND) due to counter-electromotive-force of choke coil, etc.
3. 出力ピン-VCC間ショート (天絡)、出力ピン-GND間ショート (地絡)、及び出力ピン間ショート (負荷ショート) は、避けてください。  
また、ICを基板に装着する際はICの向きには十分ご注意ください。  
Output pin is to avoid short-circuiting with PVCC, GND, and other output pins. And, be fully careful in the direction of an integrated circuit on the substrate.
4. ACアダプタ使用時に、DC\_IN端子7V以上の電圧が加わる場合にはZ-Diを接続し、DC\_IN端子が7V以下になるようにして下さい。  
IC保護のためDC\_IN=に7.5V (typ.)以上の電圧が加わると、SPRTの充電を行います。  
(ISPRT=11.5 $\mu$ A、ショート保護回路②参照)  
When use AC adapter, if apply beyond 7V to DC\_IN pin, connect Z-Di with DC\_IN pin. So keep voltage of DC\_IN being below 7V.  
To protect IC, once the voltage to be applied on the DC\_IN terminal exceeded 7.5V (typ.), SPRT terminal can be charged. (ISPRT=11.5 $\mu$ A, see short protective circuit ②)
5. START端子へのREGO-1.0V以下の電圧印加と、OFF端子へのVSYS-1.5V以下の電圧印加を同時に行わないで下さい。  
Please do neither voltage impression of REGO-1.0V or less to START pin, nor the voltage impression of VSYS-1.5V or less to OFF pin at the same time.