

特長

- スタンドアロン・デュアル電源
- シングル16Aまたはデュアル8A 出力
- 広い入力電圧範囲: 4.5V~26.5V
- 出力電圧範囲: 0.6V~5.5V
- 全DC出力誤差: $\pm 1.5\%$
- 差動リモートセンス・アンプ
- 電流モード制御/高速過渡応答
- 調整可能なスイッチング周波数
- 過電流フォールドバックによる保護
- 複数のLTM4628のマルチフェーズ並列接続による電流分担
- 周波数同期
- 内部温度検出ダイオード出力
- 選択可能なBurst Mode[®]動作
- ソフトスタート/電圧トラッキング
- 出力過電圧保護
- 実装面積が小さく、高さの低い表面実装 (15mm×15mm×4.32mm) LGAパッケージと (15mm×15mm×4.92mm) BGAパッケージ

アプリケーション

- テレコムおよびネットワーク機器
- ストレージ・カードやATCAカード
- 産業用機器

LT、LT、LTC、LTM、Linear Technology、Linearのロゴ、 μ Module、Burst ModeおよびPolyPhaseはリニアテクノロジー社の登録商標です。LTpowerCADはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

概要

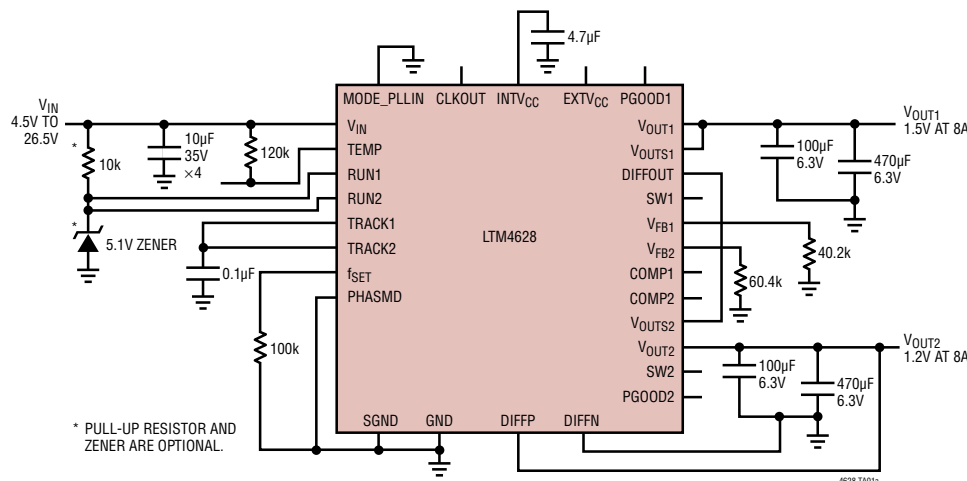
LTM[®]4628はデュアル8A出力のスイッチングモードDC/DC電源で、シングル2フェーズ16A出力を供給するように容易に構成可能です。スイッチング・コントローラ、パワーFET、インダクタの他、すべてのサポート部品をパッケージに搭載しています。4.5V~26.5Vの入力電圧で動作し、2つの出力を備えており、各出力電圧は1本の外付け抵抗を使って0.6V~5.5Vの範囲で設定可能です。高効率設計により、各出力で8Aの連続電流を供給します。必要なのは、数個の入力コンデンサおよび出力コンデンサのみです。

このデバイスは周波数同期、マルチフェーズ動作、Burst Mode動作、電源レールのシーケンス制御のための出力電圧トラッキングをサポートしています。また、デバイスの温度をモニターするために温度検出ダイオードを内蔵しています。高いスイッチング周波数と電流モード・アーキテクチャにより、安定性を損なうことなく、入力および負荷の変動に対する高速過渡応答が可能です。

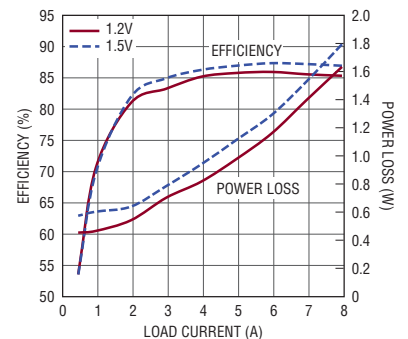
フォルト保護機能には、過電圧保護や過電流保護などがあります。このパワーモジュールは省スペースで熱特性が改善された15mm×15mm×4.32mm LGAパッケージと15mm×15mm×4.92mm BGAパッケージで供給され、鉛フリーで、RoHSに準拠しています。

標準的応用例

デュアル出力(1.5V/8Aおよび1.2V/8A)のDC/DC μ Module[®]レギュレータ



入力電圧12Vでの効率と電力損失



LTM4628

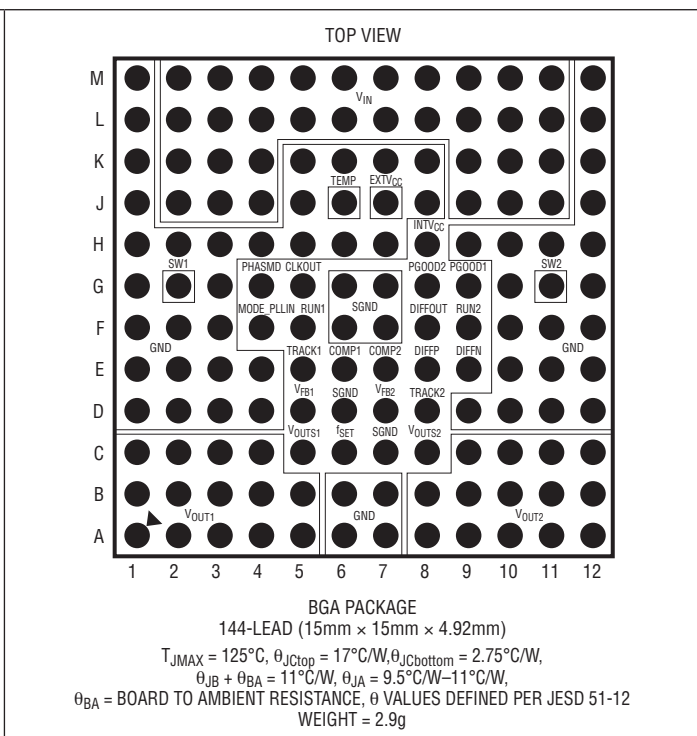
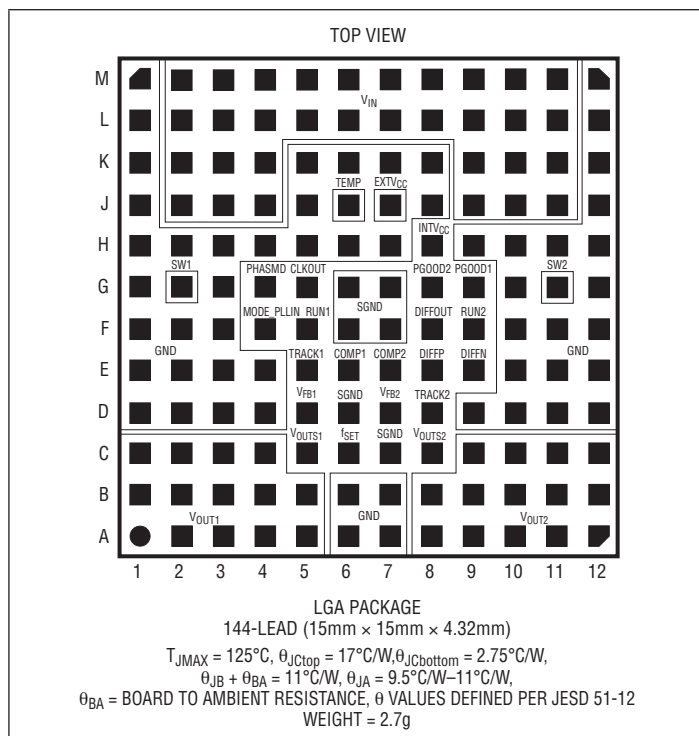
絶対最大定格

(Note 1)

V_{IN} -0.3V~28V
 V_{SW1} 、 V_{SW2} -1V~28V
 $PGOOD1$ 、 $PGOOD2$ 、 $RUN1$ 、 $RUN2$ 、
 $INTV_{CC}$ 、 $EXTV_{CC}$ -0.3V~6V
 $MODE_PLLIN$ 、 f_{SET} 、 $TRACK1$ 、 $TRACK2$ 、
 $DIFFOUT$ 、 $PHASMD$ -0.3V~ $INTV_{CC}$
 V_{OUT1} 、 V_{OUT2} 、 V_{OUTS1} 、 V_{OUTS2} -0.3V~6V

$DIFFP$ 、 $DIFFN$ -0.3V~ $INTV_{CC}$
 $COMP1$ 、 $COMP2$ 、 V_{FB1} 、 V_{FB2} (Note 6) -0.3V~2.7V
 $INTV_{CC}$ のピーク出力電流 100mA
 内部動作温度範囲 (Note 2) -40°C~125°C
 保存温度範囲 -55°C~125°C
 ピーク・パッケージ・ボディ温度 245°C

ピン配置



発注情報

無鉛仕上げ	トレイ	製品マーキング*	パッケージ	温度範囲†
LTM4628EV#PBF	LTM4628EV#PBF	LTM4628V	144-Lead (15mm × 15mm × 4.32mm) LGA	-40°C to 125°C
LTM4628IV#PBF	LTM4628IV#PBF	LTM4628V	144-Lead (15mm × 15mm × 4.32mm) LGA	-40°C to 125°C
LTM4628EY#PBF	LTM4628EY#PBF	LTM4628Y	144-Lead (15mm × 15mm × 4.92mm) BGA	-40°C to 125°C
LTM4628IY#PBF	LTM4628IY#PBF	LTM4628Y	144-Lead (15mm × 15mm × 4.92mm) BGA	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。*温度グレードは出荷時のコンテナのラベルで識別されます。

†Note 2を参照してください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

この製品はトレイでのみ供給されます。詳細については、<http://www.linear-tech.co.jp/packaging/> をご覧ください。

電気的特性

●は全内部動作温度範囲での規格値を意味する (Note 2)。各出力チャネルで規定されている。図28の標準的応用例に従い、注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $V_{RUN1} = V_{RUN2} = 5\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN}	Input DC Voltage		4.5		26.5	V
V_{OUT}	Output Voltage		0.6		5.5	V
$V_{OUT1(DC)}$, $V_{OUT2(DC)}$	Output Voltage, Total Variation with Line and Load	$C_{IN} = 22\mu\text{F} \times 3$, $C_{OUT} = 100\mu\text{F} \times 1$ Ceramic, 470 μF POSCAP, MODE_PLLIN = GND, RFB1, RFB2 = 40.2k, $V_{IN} = 4.5\text{V}$ to 26.5V, $I_{OUT} = 0\text{A}$ to 8A	1.477	1.5	1.523	V

入力の仕様

V_{RUN1} , V_{RUN2}	RUN Pin On/Off Threshold	RUN Rising	1.1	1.25	1.40	V
$V_{RUN1HYS}$, $V_{RUN2HYS}$	RUN Pin On Hysteresis			150		mV
$I_{INRUSH(VIN)}$	Input Inrush Current at Start-Up	$I_{OUT} = 0\text{A}$, $C_{IN} = 22\mu\text{F} \times 3$, $C_{OUT} = 100\mu\text{F}$, 470 μF POSCAP $V_{OUT1} = 1.5\text{V}$, $V_{OUT2} = 1.5\text{V}$, $V_{IN} = 12\text{V}$, TRACK = 0.01 μF		1		A
$I_{Q(VIN)}$	Input Supply Bias Current	$V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$, Burst Mode Operation $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$, Pulse-Skipping Mode $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$, Switching Continuous Shutdown, RUN = 0, $V_{IN} = 12\text{V}$		5 15 65 60		mA mA mA μA
$I_S(VIN)$	Input Supply Current	$V_{IN} = 4.75\text{V}$, $V_{OUT} = 1.5\text{V}$, $I_{OUT} = 8\text{A}$ $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$, $I_{OUT} = 8\text{A}$ $V_{IN} = 26.5\text{V}$, $V_{OUT} = 1.5\text{V}$, $I_{OUT} = 8\text{A}$		2.9 1.18 0.575		A A A

出力の仕様

$I_{OUT1(DC)}$, $I_{OUT2(DC)}$	Output Continuous Current Range	$V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$ (Note 7)	0		8	A
$\Delta V_{OUT1(LINE)}/V_{OUT1}$ $\Delta V_{OUT2(LINE)}/V_{OUT2}$	Line Regulation Accuracy	$V_{OUT} = 1.5\text{V}$, V_{IN} from 4.5V to 26.5V $I_{OUT} = 0\text{A}$ for Each Output,		0.010	0.04	%/V
$\Delta V_{OUT1(LOAD)}/V_{OUT1}$ $\Delta V_{OUT2(LOAD)}/V_{OUT2}$	Load Regulation Accuracy	For Each Output, $V_{OUT} = 1.5\text{V}$, 0A to 8A $V_{IN} = 12\text{V}$ (Note 7)		0.15	0.3	%
$V_{OUT1(AC)}$, $V_{OUT2(AC)}$	Output Ripple Voltage	$I_{OUT} = 0\text{A}$, $C_{OUT} = 100\mu\text{F}$ X5R Ceramic, 470 μF POSCAP $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$		15		mV _{p-p}
f_S (Each Channel)	Output Ripple Voltage Frequency	$V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$, $f_{SET} = 2.5\text{V}$ (Note 4)		780		kHz
f_{SYNC} (Each Channel)	SYNC Capture Range		400		780	kHz
$\Delta V_{OUTSTART}$ (Each Channel)	Turn-On Overshoot	$C_{OUT} = 100\mu\text{F}$ X5R Ceramic, 470 μF POSCAP, $V_{OUT} = 1.5\text{V}$, $I_{OUT} = 0\text{A}$ $V_{IN} = 12\text{V}$		10		mV
t_{START} (Each Channel)	Turn-On Time	$C_{OUT} = 100\mu\text{F}$ X5R Ceramic, 470 μF POSCAP, No Load, TRACK/SS with 0.01 μF to GND, $V_{IN} = 12\text{V}$		5		ms
$\Delta V_{OUT(LS)}$ (Each Channel)	Peak Deviation for Dynamic Load	Load: 0% to 50% to 0% of Full Load $C_{OUT} = 22\mu\text{F} \times 3$ X5R Ceramic, 470 μF POSCAP $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$		30		mV
t_{SETTLE} (Each Channel)	Settling Time for Dynamic Load Step	Load: 0% to 50% to 0% of Full Load, $V_{IN} = 12\text{V}$, $C_{OUT} = 100\mu\text{F}$, $C_{OUT} = 470\mu\text{F}$		20		μs
$I_{OUT(PK)}$ (Each Channel)	Output Current Limit	$V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$		15		A

制御セクション

V_{FB1} , V_{FB2}	Voltage at V_{FB} Pins	$I_{OUT} = 0\text{A}$, $V_{OUT} = 1.5\text{V}$	0.592	0.600	0.606	V
I_{FB1} , I_{FB2}	Leakage Current of V_{FB1} , V_{FB2}	(Note 6)		-5	-20	nA
V_{OVL}	Feedback Overvoltage Lockout		0.64	0.66	0.68	V

4628fd

電気的特性

●は全内部動作温度範囲での規格値を意味する (Note 2)。各出力チャネルで規定されている。図28の標準的応用例に従い、注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $V_{RUN1} = V_{RUN2} = 5\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
I_{TRACK1} , I_{TRACK2}	Track Pin Soft-Start Pull-Up Current	TRACK1, TRACK2 = 0V	1	1.25	1.5	μA
UVLO	Undervoltage Lockout Threshold	V_{IN} Falling V_{IN} Rising		3.3 3.9		V V
UVLO Hysteresis				0.6		V
$t_{ON(MIN)}$	Minimum On-Time	(Note 6)		90		ns
R_{FBH11} , R_{FBH12}	Resistor Between V_{OUTS1} , V_{OUTS2} and V_{FB1} , V_{FB2} Pins for Each Output		60.05	60.4	60.75	$\text{k}\Omega$
V_{OL_PGOOD} (Each Channel)	PGOOD Voltage Low	$I_{PGOOD} = 2\text{mA}$		0.1	0.3	V
I_{PGOOD}	PGOOD Leakage Current	$V_{PGOOD} = 5\text{V}$			± 5	μA
V_{PGOOD}	PGOOD Trip Level	V_{FB} with Respect to Set Output Voltage V_{FB} Ramping Negative V_{FB} Ramping Positive		-10 10		% %

INTV_{CC} リニア・レギュレータ

V_{INTVCC}	Internal V_{CC} Voltage	$6\text{V} < V_{IN} < 26.5\text{V}$	4.8	5	5.2	V
V_{INTVCC} Load Regulation	INTV _{CC} Load Regulation	$I_{CC} = 0\text{mA}$ to 50mA		0.5	2	%
V_{EXTVCC}	EXTV _{CC} Switchover Voltage	EXTV _{CC} Ramping Positive	4.5	4.7		V
$V_{EXTVCC(DROP)}$	EXTV _{CC} Dropout	$I_{CC} = 20\text{mA}$, $V_{EXTVCC} = 5\text{V}$		50	100	mV
$V_{EXTVCC(HYST)}$	EXTV _{CC} Hysteresis			200		mV

発振器とフェーズロック・ループ

f_{NOM}	Nominal Frequency	$f_{SET} = 1.2\text{V}$	450	500	550	kHz
f_{LOW}	Lowest Frequency	$f_{SET} = 0\text{V}$ (Note 5)	210	250	290	kHz
f_{HIGH}	Highest Frequency	$f_{SET} > 2.4\text{V}$, Up to INTV _{CC}	700	780	860	kHz
I_{SET}	Frequency Set Current		9	10	11	μA
R_{MODE_PLLIN}	Mode_PLLIN Input Resistance			250		$\text{k}\Omega$
Ph_{CLKOUT}	Phase (Relative to V_{OUT1})	PHASMD = GND PHASMD = Float PHASMD = INTV _{CC}		60 90 120		Deg Deg Deg
V_{OH_CLKOUT} V_{OL_CLKOUT}	Clock High Output Voltage Clock Low Output Voltage		2		0.2	V V

差動アンプ

A_V	Voltage Gain			1		V/V
R_{IN}	Input Resistance	Measured at DIFFP Input		80		$\text{k}\Omega$
V_{OS}	Input Offset Voltage	$V_{DIFFP} = V_{DIFFOUT} = 1.5\text{V}$, $I_{DIFFOUT} = 100\mu\text{A}$			3	mV
PSRR	Power Supply Rejection Ratio	$5\text{V} < V_{IN} < 20\text{V}$		90		dB
I_{CL}	Maximum Output Current			3		mA
DIFFOUT (MAX)	Maximum Output Voltage	$I_{DIFFOUT} = 300\mu\text{A}$		INTV _{CC} - 1.4V		V
GBW	Gain Bandwidth Product			3		MHz

電気的特性

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的の損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: LTM4628は T_J が T_A にほぼ等しいパルス負荷条件でテストされる。LTM4628Eは 0°C ~ 125°C の内部温度範囲で仕様に適合することが保証されている。 -40°C ~ 125°C の動作内部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTM4628Iは -40°C ~ 125°C の全動作内部温度範囲で保証されている。これらの仕様と調和する最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因に関連した特定の動作条件によって決まることに注意。

Note 3: 2つの出力は個別にテストされ、同じテスト条件が各出力に適用される。

Note 4: スイッチング周波数は 400kHz ~ 750kHz の範囲で設定可能。

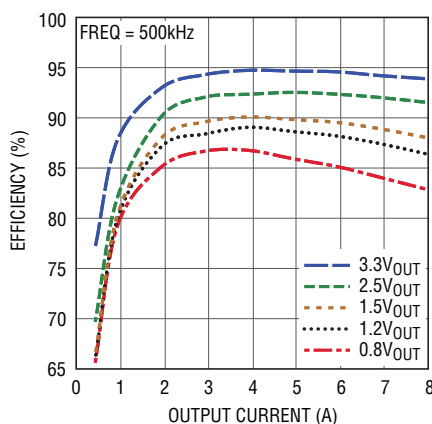
Note 5: LTM4628は 400kHz ~ 750kHz の周波数で動作するように設計されている。

Note 6: ウェハレベルで、全数テストされている。

Note 7: 異なる V_{IN} 、 V_{OUT} および T_A の出力電流のディレーティング曲線を参照。

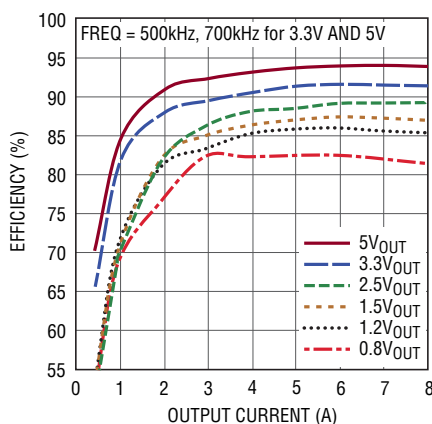
標準的性能特性

効率 ($V_{IN} = 5V$)



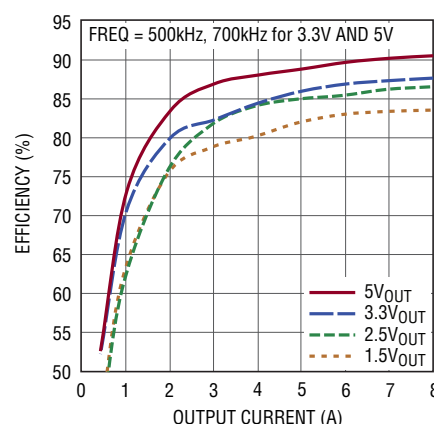
4628 G01

効率 ($V_{IN} = 12V$)



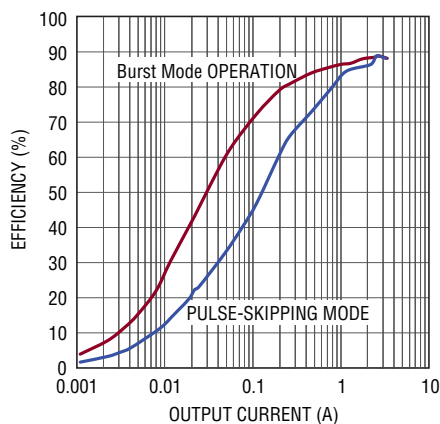
4628 G02

効率 ($V_{IN} = 24V$)



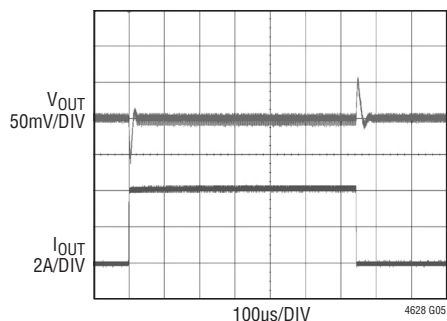
4628 G03

Burst Mode動作および
パルス・スキップ・モードの効率



4628 G04

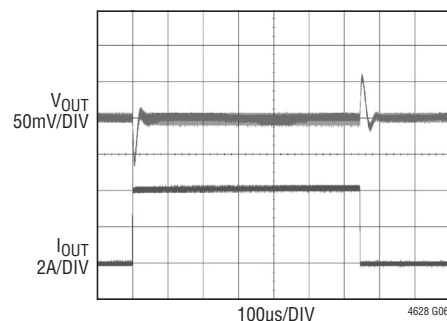
0.8Vの負荷過渡応答



4628 G05

$12V_{IN}$, $0.8V_{OUT}$, 0A TO 4A LOAD STEP AT $4A/\mu\text{s}$
 C_{OUT1} $4 \times 100\mu\text{F}$ 6.3V X5R CERAMIC 1210 CASE SIZE
SWITCHING FREQUENCY 400kHz
 C_{FF} CAPACITOR = 47pF

1.2Vの負荷過渡応答

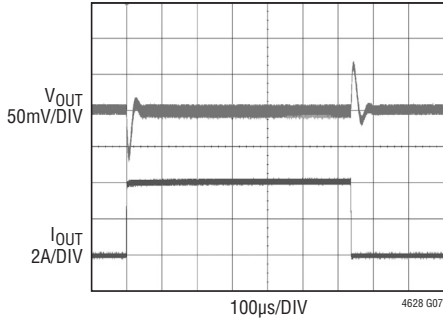


4628 G06

$12V_{IN}$, $1.2V_{OUT}$, 0A TO 4A LOAD STEP AT $4A/\mu\text{s}$
 C_{OUT1} $4 \times 100\mu\text{F}$ 6.3V X5R CERAMIC 1210 CASE SIZE
SWITCHING FREQUENCY 500kHz
 C_{FF} CAPACITOR = 47pF

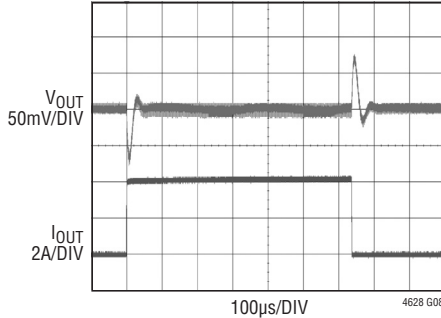
標準的性能特性

1.5Vの負荷過渡応答



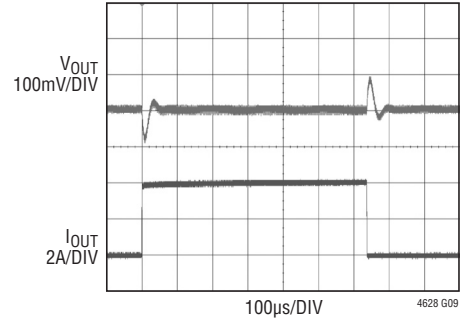
12V_{IN}, 1.5V_{OUT}, 0A TO 4A LOAD STEP AT 4A/µs
 C_{OUT1} 4× 100µF 6.3V X5R CERAMIC 1210 CASE SIZE
 SWITCHING FREQUENCY 500kHz
 C_{FF} CAPACITOR = 47pF

1.8Vの負荷過渡応答



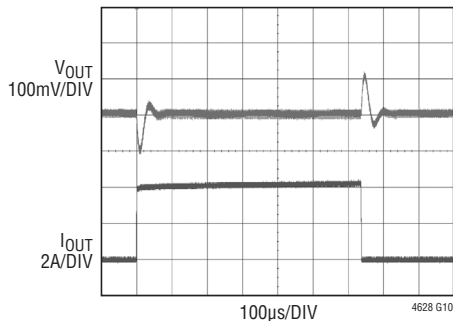
12V_{IN}, 1.8V_{OUT}, 0A TO 4A LOAD STEP AT 4A/µs
 C_{OUT1} 4× 100µF 6.3V X5R CERAMIC 1210 CASE SIZE
 SWITCHING FREQUENCY 500kHz
 C_{FF} CAPACITOR = 47pF

2.5Vの負荷過渡応答



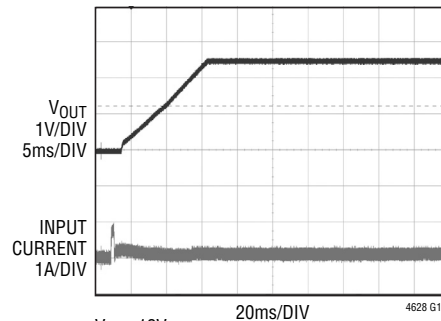
12V_{IN}, 2.5V_{OUT}, 0A TO 4A LOAD STEP AT 4A/µs
 C_{OUT1} 4× 100µF 6.3V X5R CERAMIC 1210 CASE SIZE
 SWITCHING FREQUENCY 500kHz
 C_{FF} CAPACITOR = 47pF

3.3Vの負荷過渡応答



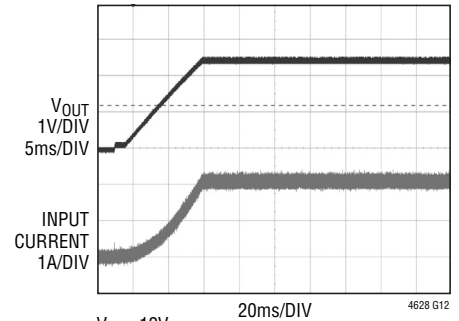
12V_{IN}, 3.3V_{OUT}, 0A TO 4A LOAD STEP AT 4A/µs
 C_{OUT1} 4× 100µF 6.3V X5R CERAMIC 1210 CASE SIZE
 SWITCHING FREQUENCY 500kHz
 C_{FF} CAPACITOR = 47pF

出力の起動



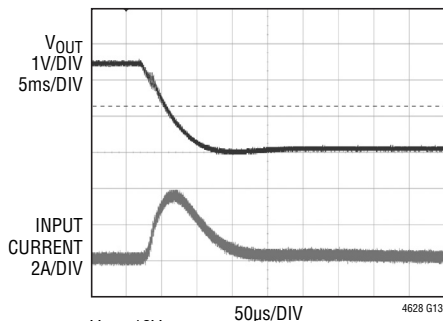
V_{IN} = 12V
 V_{OUT} = 2.5V
 I_{OUT} = 0A

出力の起動



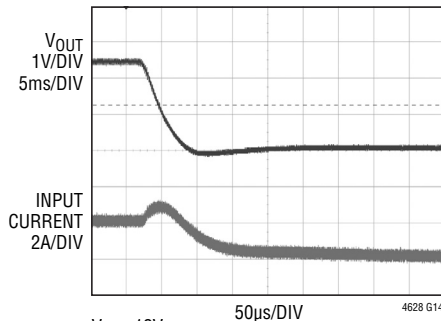
V_{IN} = 12V
 V_{OUT} = 2.5V
 I_{OUT} = 8A

出力の短絡



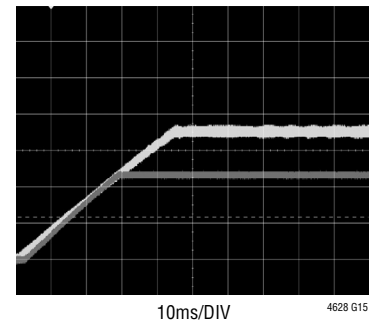
V_{IN} = 12V
 V_{OUT} = 2.5V
 I_{OUT} = 0A

出力の短絡



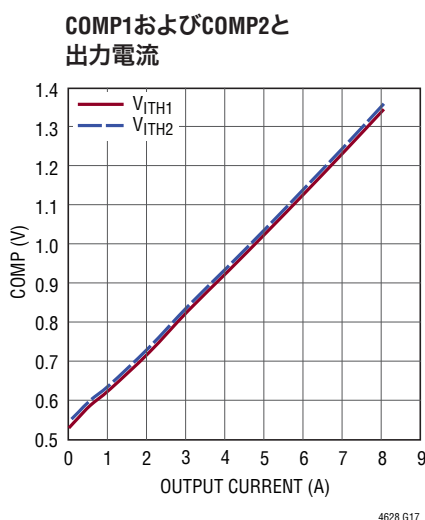
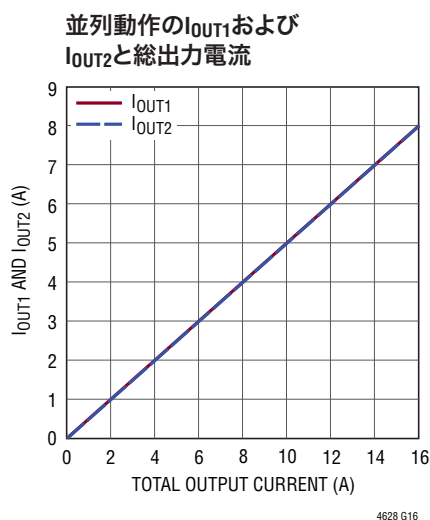
V_{IN} = 12V
 V_{OUT} = 2.5V
 I_{OUT} = 8A

同時トラッキング



V_{OUT1} = 1.8V AT 8A
 V_{OUT2} = 1.2V AT 8A

標準的性能特性



ピン機能 (信号ピンの接続をモニタするには、テスト・ポイントを使用することを推奨する。)

V_{OUT1} (A1-A5, B1-B5, C1-C4) : 電力出力ピン。これらのピンとGNDピンの間に出力負荷を接続します。出力デカップリング・コンデンサはこれらのピンとGNDピンの間に直接配置することを推奨します。表4を参照してください。

GND (A6~A7, B6~B7, D1~D4, D9~D12, E1~E4, E10~E12, F1~F3, F10~F12, G1, G3, G10, G12, H1~H7, H9~H12, J1, J5, J8, J12, K1, K5~K8, K12, L1, L12, M1, M12) : 入力リターンと出力リターンの両方の電源グランド・ピン。

V_{OUT2} (A8~A12, B8~B12, C9~C12) : 電力出力ピン。これらのピンとGNDピンの間に出力負荷を接続します。出力デカップリング・コンデンサはこれらのピンとGNDピンの間に直接配置することを推奨します。表4を参照してください。

V_{OUTS1}, V_{OUTS2} (C5, C8) : このピンは、各出力の内部トップ帰還抵抗の上側に接続されています。このピンはその特定の出力に直接接続するか、または、リモートセンス・アンプを使用するときはDIFFOUTに接続することができます。モジュールの並列接続では、リモートセンスを行うときはV_{OUTS}ピンの1つをDIFFOUTピンに接続し、リモートセンスを行わないときはV_{OUT}に直接接続します。これは帰還経路であり、オープンのままにすることができないので、これらのピンをDIFFOUTまたはV_{OUT}のどちらかに接続することが重要です。「アプリケーション情報」のセクションを参照してください。

f_{SET} (C6) : 周波数設定ピン。10 μ Aの電流がこのピンから流れます。このピンからグランドに抵抗を接続すると電圧が設定され、その電圧によって動作周波数数が設定されます。あるいは、このピンをDC電圧でドライブして動作周波数を設定することができます。「アプリケーション情報」のセクションを参照してください。

SGND (C7, D6, G6~G7, F6~F7) : 信号グランド・ピン。アナログ回路と低消費電力回路のすべてのグランド・パスを戻します。アプリケーションでは出力コンデンサのGNDに一点接続します。図27のレイアウトのガイドラインを参照してください。

V_{FB1}, V_{FB2} (D5, D7) : 各チャネルのエラーアンプの負入力。このピンは内部で60.4k Ω の高精度抵抗を介してV_{OUTS1}またはV_{OUTS2}に接続されています。V_{FB}ピンとグランド・ピンの間に抵抗を追加して、異なった出力電圧を設定することができます。PolyPhase[®]動作では、V_{FB}ピンを相互接続することによって並列動作が可能になります。詳細については「アプリケーション情報」のセクションを参照してください。

TRACK1, TRACK2 (E5, D8) : 出力電圧トラッキング・ピンおよびソフトスタートの入力ピン。各チャネルは1.3 μ Aのプルアップ電流源を備えています。一方のチャネルが2つのチャネルのマスターに設定されている場合、このピンからグランドにコンデンサを接続するとソフトスタート・ランプレートが設定されます。

ピン機能 (信号ピンの接続をモニタするには、テスト・ポイントを使用することを推奨する。)

もう一方のチャンネルはスレーブとして設定することができ、マスターの出力が分圧器を介してスレーブ出力のトラック・ピンに印加されます。この分圧器は同時トラッキング用のスレーブ出力の帰還分割器と同じです。「アプリケーション情報」のセクションを参照してください。

COMP1、COMP2 (E6、E7) : 各チャンネルの電流制御スレッシュホールドおよびエラーアンプの補償点。電流コンパレータのスレッシュホールドはこの制御電圧に応じて上昇します。並列動作を行うには、これらのCOMPピンを相互接続します。このデバイスは内部補償されています。

DIFFP (E8) : リモートセンス・アンプの(+)入力。このピンは出力電圧のリモートセンス・ポイントに接続します。リモートセンス・アンプの使用は、出力電圧が0.6V~3.3Vの場合に限られます。このピンを使用しない場合は、GNDに接続してください。「アプリケーション情報」のセクションを参照してください。

DIFFN (E9) : リモートセンス・アンプの(-)入力。このピンは出力GNDのリモートセンス・ポイントに接続します。「アプリケーション情報」のセクションを参照してください。

MODE_PLLIN (F4) : 強制連続モード、Burst Mode動作、またはパルス・スキップ・モードの選択ピン、および位相検出器への外部同期入力ピン。両方のチャンネルを強制連続モード動作に強制するには、このピンをSGNDに接続します。パルス・スキップ・モード動作をイネーブルするには、このピンをINTV_{CC}に接続します。このピンをフロート状態にしておくともBurst Mode動作がイネーブルされます。このピンにクロックを与えると、両方のチャンネルが連続モード動作に強制され、このピンに入力される外部クロックに同期します。

RUN1、RUN2 (F5、F9) : 実行制御ピン。電圧が1.25Vを上回るとモジュールの各チャンネルがオンします。RUNピンの電圧が1.25Vを下回ると関連するチャンネルがオフします。RUNピンにはそれぞれ1μAのプルアップ電流源が備わっており、RUNピンが1.2Vに達すると、4.5μAのプルアップ電流がこのピンに追加されます。

DIFFOUT (F8) : 内蔵リモートセンス・アンプの出力。リモートセンスを使用している出力に応じて、このピンをV_{OUTS1}またはV_{OUTS2}に接続します。並列動作では、V_{OUTS}ピンの一方をDIFFOUTに接続してリモートセンスを行います。リモートセンス・アンプを使用しない場合は、フロート状態のままにしてください。

SW1、SW2 (G2、G11) : 各チャンネルのスイッチング・ノードで、テストの目的に使われます。また、RCスナバ・ネットワークを使用して、スイッチ・ノードのリングングを抑制、除去することができます。それ以外の場合はフロート状態にします。「アプリケーション情報」のセクションを参照してください。

PHASMD (G4) : このピンをSGNDに接続するか、INTV_{CC}に接続するか、またはフロート状態にして、それぞれCLKOUTの位相60°、120°、90°を選択します。

CLKOUT (G5) : PHASMDピンによって位相変更可能なクロック出力であり、複数のデバイス間のマルチフェーズ動作を可能にします。「アプリケーション情報」のセクションを参照してください。

PGOOD1、PGOOD2 (G9、G8) : 出力電圧パワーグッド・インジケータ。オープンレインのロジック出力で、出力電圧が±7.5%のレギュレーション範囲を外れるとグラウンドに引き下げられます。

INTV_{CC} (H8) : 5Vの内部レギュレータの出力。制御回路および内部ゲート・ドライバはこの電圧から電力を供給されます。INTV_{CC}は、RUN1またはRUN2をアクティブ・ハイにすると制御およびイネーブルされます。4.7μFの低ESRタンタル・コンデンサまたはセラミック・コンデンサを使用して、このピンをPGNDにデカップリングします。

TEMP (J6) : 温度に応じて変化するVBEの接合電圧をモニタするための内蔵温度ダイオード。「アプリケーション情報」のセクションを参照してください。

EXTV_{CC} (J7) : EXTV_{CC}が4.7Vを上回るとINTV_{CC}に接続されたスイッチによってイネーブルされる外部電源入力。この入力には6Vを超えてはならず、V_{IN}が5Vで動作するときにはこのピンをV_{IN}に接続します。(V_{IN}-INTV_{CC})にパワーMOSFETのドライバ電流を掛けた値の関数として効率が 증가します。標準的な電流要件は30mAです。EXTV_{CC}を印加する前にV_{IN}を印加し、V_{IN}を取り去る前にEXTV_{CC}を取り去る必要があります。

V_{IN} (M2~M11、L2~L11、J2~J4、J9~J11、K2~K4、K9~K11) : 電源入力ピン。これらのピンとGNDピンの間に入力電圧を印加します。入力デカップリング・コンデンサはV_{IN}ピンとGNDピンの間に直接配置することを推奨します。

簡略ブロック図

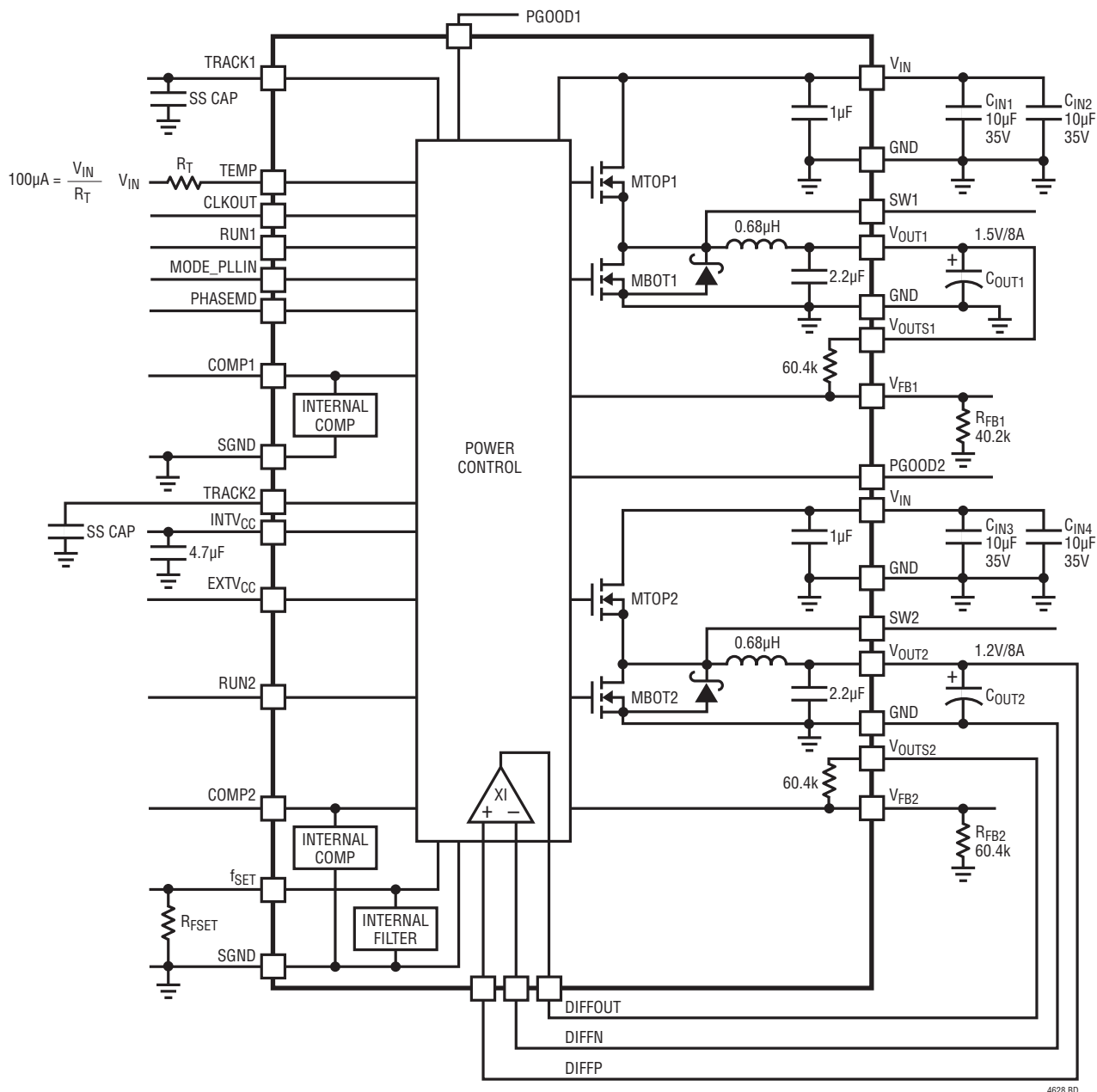


図1. LTM4628の簡略ブロック図

デカップリングの要件 $T_A = 25^\circ\text{C}$ 。図1の構成を使用。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
C_{IN1}, C_{IN3} C_{IN2}, C_{IN4}	External Input Capacitor Requirement ($V_{IN1} = 4.5\text{V to } 26.5\text{V}, V_{OUT1} = 1.5\text{V}$) ($V_{IN2} = 4.5\text{V to } 26.5\text{V}, V_{OUT2} = 1.5\text{V}$)	$I_{OUT1} = 8\text{A}$ $I_{OUT2} = 8\text{A}$		22		μF
C_{OUT1} C_{OUT2}	External Output Capacitor Requirement ($V_{IN1} = 4.5\text{V to } 26.5\text{V}, V_{OUT1} = 1.5\text{V}$) ($V_{IN2} = 4.5\text{V to } 26.5\text{V}, V_{OUT2} = 1.5\text{V}$)	$I_{OUT1} = 8\text{A}$ $I_{OUT2} = 8\text{A}$		300		μF

動作

電源モジュールの概要

LTM4628はデュアル出力のスタンドアロン非絶縁型スイッチング・モードDC/DC電源です。2つの8A出力を供給することができ、外付けの入力コンデンサや出力コンデンサ、セットアップ部品はほとんど使いません。このモジュールは、4.5V～26.5Vの入力電圧から、外付け抵抗によってプログラム可能な $0.6V_{DC}$ ～ $5V_{DC}$ の精密に安定化された出力電圧を供給します。標準的応用例の回路図を図28に示します。

LTM4628はデュアル固定周波数電流モード・レギュレータと高速スイッチングのパワーMOSFETデバイスを内蔵しています。標準スイッチング周波数は550kHzです。LTM4628は400kHz～780kHzの範囲で外部同期可能なので、スイッチング・ノイズに敏感なアプリケーションに対応できます。 f_{SET} ピンに抵抗を接続して、自走周波数を設定することができます。「アプリケーション情報」のセクションを参照してください。

電流モード制御と内部帰還ループ補償により、LTM4628モジュールは、広範囲の出力コンデンサを使って(すべてセラミック出力コンデンサを使用する場合でも)十分に余裕のある安定性と良好な過渡性能を実現します。

電流モード制御により、サイクルごとの高速電流制限と過電流状態でのフォールドバック電流制限が行われます。内蔵されている過電圧コンパレータと低電圧コンパレータは、出力帰還電圧がレギュレーション・ポイントから $\pm 7.5\%$ の範囲を外れると、オープンドレインのPGOOD出力を“L”に引き下げます。出力電圧が通常動作ポイントを10%上回ると、ボトム・パワーMOSFETは、自身を保護するために出力をクランプしようとします。

RUNピンを1.1Vより下に引き下げると、両方のMOSFETをオフしてレギュレータをシャットダウン状態に強制します。TRACKピンは、起動時の出力電圧のランプと電圧トラックングをプログラムするため、またはレギュレータをソフトスタートするために使われます。「アプリケーション情報」のセクションを参照してください。

LTM4628は全ての動作条件で安定するように内部で補償されています。いくつかの動作条件での入力容量と出力容量のガイドラインを表2に示します。LTpowerCAD™により、過渡および安定性の解析が可能になります。 V_{FB} ピンは、グランドとの間に1本の外付け抵抗を接続して、出力電圧の設定に使用します。差動リモートセンス・アンプは、1つの出力の負荷ポイントでの出力電圧を高精度に検出するのに使用するか、または並列動作時に負荷ポイントでの出力電圧を検出するのに使用することができます。

MODE_PLLINピン、PHASMDピン、CLKOUTピンを使って、マルチフェーズ動作を簡単に利用することができます。各PHASMDピンを異なるレベルに設定することにより、最大12フェーズをカスケード接続し、相互に同時に動作させることができます。「アプリケーション情報」のセクションを参照してください。

MODE_PLLINピンで選択可能なBurst Mode動作またはパルス・スキップ動作により、軽負荷で高効率を達成することができます。この軽負荷時の特性は、バッテリー動作に適しています。「標準的性能特性」のセクションに軽負荷動作の効率のグラフが記載されています。詳細は「アプリケーション情報」のセクションを参照してください。

モジュールの温度をモニタするために、モジュールには温度ダイオードが内蔵されています。詳細は「アプリケーション情報」のセクションを参照してください。

スイッチ・ピンは機能動作をモニタするのに使用され、抵抗とコンデンサのスナバ回路をスイッチ・ピンとグランドの間に注意深く配置することにより、遷移エッジに生じる高周波リングを減衰させることができます。詳細は「アプリケーション情報」のセクションを参照してください。

アプリケーション情報

LTM4628の標準的应用回路を図28に示します。外付け部品の選択は、主に最大負荷電流と出力電圧によって決まります。個々のアプリケーションに必要な特定の外付けコンデンサについては、表4を参照してください。

V_{IN}からV_{OUT}への降圧比

所定の入力電圧で実現可能なV_{IN}からV_{OUT}への降圧比の最大値には制限があります。LTM4628の各出力は98%デューティ・サイクルですが、V_{IN}からV_{OUT}までの最小ドロップアウト電圧は相変わらず負荷電流に応じて変動し、トップサイド・スイッチの高デューティ・サイクルに関連した出力電流能力を制限します。t_{ON(MIN)} < D/f_{SW}であることから、特定の周波数での動作時に規定されたデューティ・サイクルで動作させる場合は、最小オン時間t_{ON(MIN)}について別途検討する必要があります。ここで、Dはデューティ・サイクル、f_{SW}はスイッチング周波数です。t_{ON(MIN)}は電氣的パラメータで90nsに規定されています。

出力電圧の設定

PWMコントローラには0.6Vの内部リファレンス電圧が備わっています。ブロック図に示されているように、60.4kΩの内部帰還抵抗がV_{OUTS1}ピンとV_{FB1}ピンの間およびV_{OUTS2}ピンとV_{FB2}ピンの間に接続されています。帰還を適切に安定化させるため、これらのピンをそれぞれの出力に接続することが非常に重要です。これらのV_{OUTS1}ピンとV_{OUTS2}ピンを、個別のレギュレータとして使用するか、または少なくとも一方を並列接続のレギュレータで使用するときにはフロート状態のままにすると、過電圧が生じる可能性があります。V_{FB1}かV_{FB2}のどちらかに帰還抵抗が無いと、出力電圧はデフォルトで0.6Vになります。V_{FB}ピンからGNDに抵抗R_{FB}を追加すると、出力電圧は次のように設定されます。

$$V_{OUT} = 0.6V \cdot \frac{60.4k + R_{FB}}{R_{FB}}$$

表1. 各種出力電圧に対するV_{FB}抵抗

V _{OUT}	0.6V	1.0V	1.2V	1.5V	1.8V	2.5V	3.3V	5.0V
R _{FB}	Open	90.9k	60.4k	40.2k	30.2k	19.1k	13.3k	8.25k

複数チャンネルの並列動作をさせるため、並列設計に同じ帰還設定抵抗を使用することができます。図2に示すように、これはV_{OUTS1}を出力に接続することによって行われます。従って、60.4kΩの内部抵抗の片方が出力に接続されます。図2に示すように、すべてのV_{FB}ピンを1本のプログラミング抵抗と一緒に接続します。

並列動作では、各チャンネルのV_{FB}ピンに最大20nAのI_{FB}電流が流れます。この電流による出力電圧誤差を低減するため、追加のV_{OUTS}ピンをV_{OUT}に接続し、追加のR_{FB}抵抗を使って、この電流から見た全テブナン等価抵抗を下げることができます。図2の例では、V_{FB}ピンの全テブナン等価抵抗は(60.4k//R_{FB})になります。この値は、出力が1.2VのときにR_{FB}が60.4kΩに等しいと30.2kΩになります。4つの位相が並列接続されると、4・I_{FB}のワーストケースの帰還電流が最大80nAに等しくなります。電圧誤差は80nA・30.2k = 2.4mVになります。図2に示すように、V_{OUTS2}がV_{OUT}に接続されると、もう1本の60.4kΩの抵抗がV_{FB2}からグラウンドに接続されるので、電圧誤差は1.2mVまで減少します。電圧誤差が許容できるときには追加の接続は不要です。内蔵された60.4kΩの抵抗は0.5%の精度であり、V_{FB}抵抗にはユーザーが必要に応じた精度を選択することができます。

位相間で電流分担をさせるため、すべてのCOMPピンを相互接続します。TRACKピンは相互接続が可能で、1個のソフトスタート・コンデンサを使ってレギュレータをソフトスタートさせることができます。ソフトスタートの式には、並列のチャンネル数によって大きくなるソフトスタート電流のパラメータが必要になります。「出力電圧のトラッキング」のセクションを参照してください。

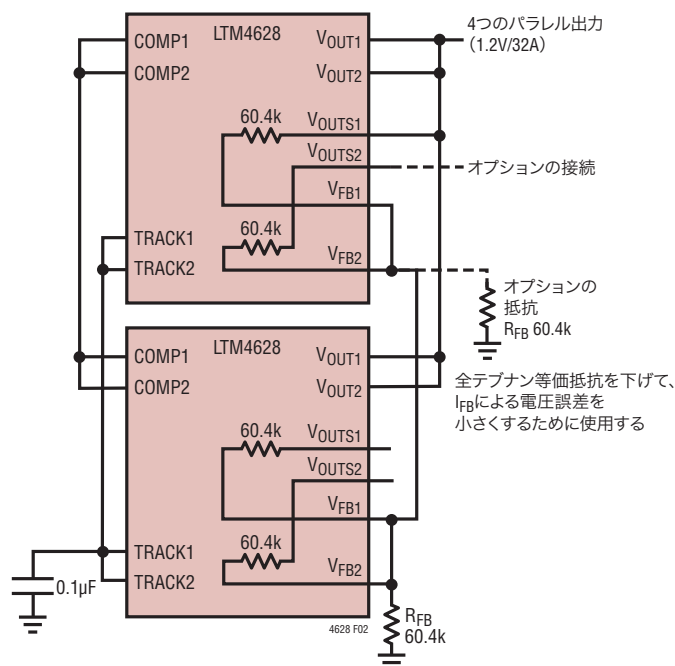


図2. 4フェーズの並列構成

アプリケーション情報

入力コンデンサ

LTM4628モジュールは低ACインピーダンスのDCソースに接続します。レギュレータの入力には、3個の22 μ F入力セラミック・コンデンサまたは4個の10 μ F入力セラミック・コンデンサをRMSリップル電流のために使用します。さらに大きな入力バルク容量には、47 μ F~100 μ Fの表面実装アルミ電解バルク・コンデンサを使うことができます。このバルク入力コンデンサは、長い誘導性のリード、トレースまたはソースの容量不足によって入力のソース・インピーダンスが損なわれる場合にだけ必要です。低インピーダンスのパワー・プレーンが使われる場合、このバルク・コンデンサは不要です。

降圧コンバータの場合、スイッチングのデューティ・サイクルは次のように概算することができます。

$$D = \frac{V_{OUT}}{V_{IN}}$$

インダクタの電流リップルを考慮しなければ、各出力に対して、入力コンデンサのRMS電流は次のように概算することができます。

$$I_{CIN(RMS)} = \frac{I_{OUT(MAX)}}{\eta\%} \cdot \sqrt{D \cdot (1-D)}$$

上式で、 $\eta\%$ は電源モジュールの推定効率です。バルク・コンデンサはスイッチャ定格のアルミ電解コンデンサやポリマー・コンデンサにすることができます。

出力コンデンサ

LTM4628は出力電圧リップル・ノイズを小さくし、優れた過渡応答が得られるように設計されています。C_{OUT}として定義されているバルク出力コンデンサには、等価直列抵抗(ESR)が十分小さくて出力電圧リップル要件と過渡要件を満たすコンデンサが選択されます。C_{OUT}には低ESRのタンタル・コンデンサ、低ESRのポリマー・コンデンサまたはセラミック・コンデンサを使うことができます。各出力の標準的な出力容量は200 μ F~470 μ Fです。出力リップルや動的過渡スパイクをさらに低減する必要がある場合、システム設計者が出力フィルタを追加する必要があるかもしれません。4A/ μ sの過渡の間の電圧の垂下とオーバーシュートを最小限に抑えるための様々な出力電圧と出力コンデンサのマトリックスを表4に示します。この表

では、過渡性能を最適にするために全等価ESRと全バルク容量が最適化されています。表4のマトリックスでは安定性の基準が考慮されており、LTpowerCAD™により、安定性の解析が行えます。マルチフェーズ動作では位相数に応じて実効出力リップルが低減されます。このノイズ低減と出力リップル電流のキャンセルについては「アプリケーションノート77」で説明されていますが、出力容量は安定性および過渡応答に応じて慎重に考慮してください。LTpowerCADを使うと、位相数がN倍に増加したときの出力リップルの低減量を算出できます。V_{OUT}からV_{OUTS}ピンに10 Ω ~50 Ω の小さな値の抵抗を直列に接続し、ボード線図アナライザで制御ループに信号を注入してレギュレータの安定性を確認することができます。V_{OUT}からDIFFPに同じ抵抗を直列に接続し、ボード線図アナライザで制御ループに信号を注入してレギュレータの安定性を確認することができます。

Burst Mode動作

LTM4628の各レギュレータは、パワーMOSFETが負荷要件に応じて間欠的に動作するBurst Mode動作を行うことができますので、消費電流が節約されます。非常に軽い負荷での効率を最大にすることが優先されるアプリケーションでは、Burst Mode動作を使用します。Burst Mode動作は、MODE/PLLINピンをフロート状態にすることによってイネーブルします。Burst Mode動作の間は、COMPピンの電圧が低い値を示しても、インダクタのピーク電流は通常動作時の最大ピーク電流値の約3分の1に設定されます。インダクタの平均電流が負荷の要求値より大きいと、COMPピンの電圧は下がります。COMP電圧が0.5Vより低くなると、BURSTコンバータがトリップし、内部のスリープ・ラインが“H”になって両方のパワーMOSFETをオフします。

スリープ・モードでは、内部回路は部分的にオフしており、各出力の消費電流は約450 μ Aに減少します。このとき、負荷電流は出力コンデンサから供給されています。出力電圧が低下して、COMPが0.5Vを超えると、内部のスリープ・ラインは“L”になり、LTM4628は通常動作を再開します。次の発振器サイクルでトップ・パワーMOSFETがオンし、スイッチング・サイクルを繰り返します。どちらのレギュレータもBurst Mode動作を行うように構成設定できます。

アプリケーション情報

パルス・スキップ・モード動作

電流が中程度のときに低出力リップルと高効率が見られるアプリケーションでは、パルス・スキップ・モードを使用します。パルス・スキップ動作により、LTM4628は低出力負荷ではサイクルをスキップすることができるので、スイッチング損失が減少して効率が向上します。MODE/PLLINピンをINTV_{CC}に接続すると、パルス・スキップ動作がイネーブルされます。軽負荷時には、内部電流コンパレータが数サイクルの間トリップしたままになり、トップMOSFETを数サイクルの間オフ状態に強制し、その結果動作サイクルをスキップすることがあります。このモードでは、インダクタ電流は反転しません。このモードは高い実効周波数を維持するので、Burst Mode動作よりも出力リップルとノイズが小さくなります。どちらのレギュレータもパルス・スキップ・モードに構成設定できます。

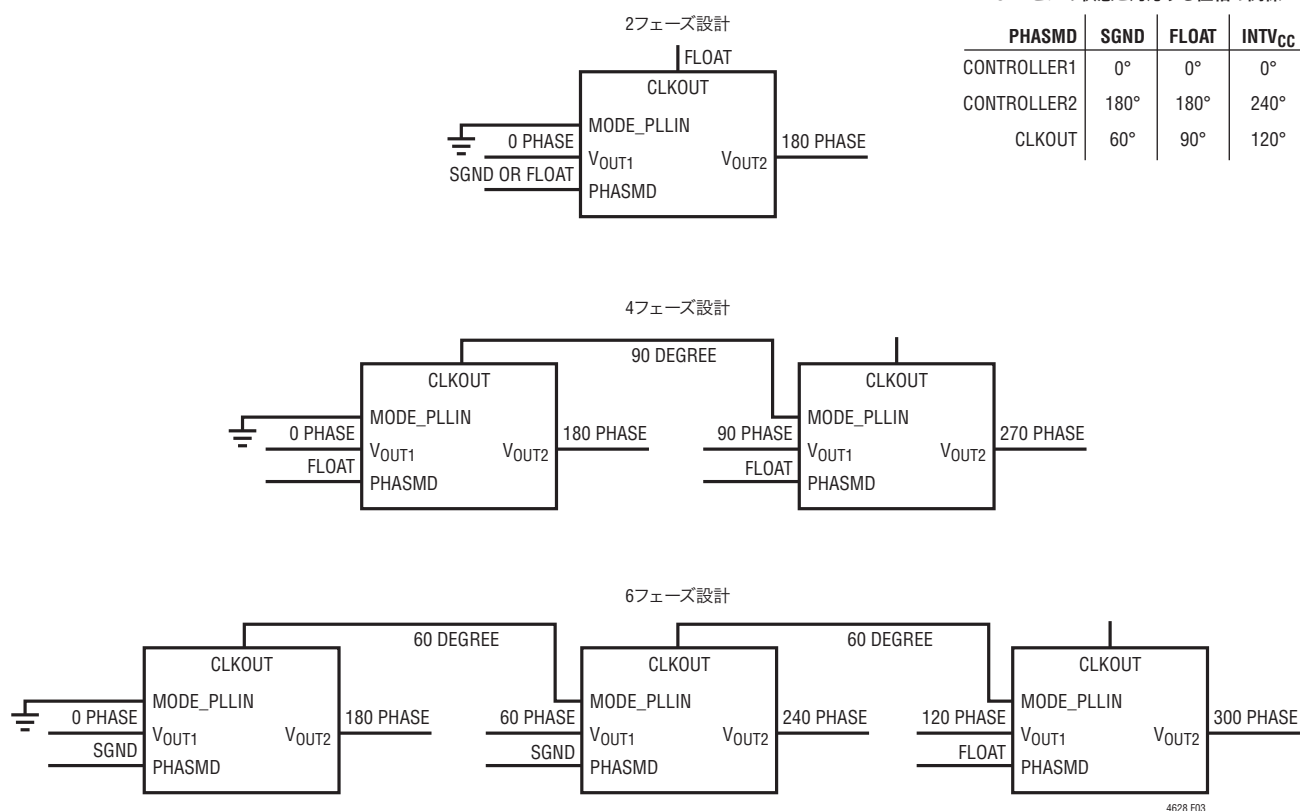
強制連続動作

低電流時の効率よりも固定周波数動作の方が重要で、さらに出力リップルを最小限に抑えることが望まれるアプリケーションでは、強制連続動作を使用します。MODE/PLLINピン

をSGNDに接続することにより、強制連続動作をイネーブルすることができます。このモードでは、インダクタ電流は低出力負荷時に反転可能で、COMP電圧が電流コンパレータのスレッシュホールドを常時制御し、トップMOSFETは発振パルスごとに常にオンします。起動時には、LTM4628の出力電圧が安定化されるまで強制連続モードはディスエーブルされ、インダクタ電流は反転を禁じられます。どちらのレギュレータも強制連続モードに構成設定できます。

マルチフェーズ動作

8Aより大きな電流を必要とする出力負荷の場合、LTM4628の2つの出力または複数のLTM4628を並列に接続して位相をずらして動作させ、入力と出力の電圧リップルを増大させることなく出力電流を大きくすることができます。MODE/PLLINピンによってLTM4628を外部クロック(400kHz~780kHz)に同期させることができ、内部フェーズロック・ループによってLTM4628を入力クロックの位相にロックさせることもできます。CLKOUT信号を後続段のMODE/PLLINピンに接続して、システム全体の周波数と位相の両方を揃えることができます。



PHASMDピンの状態と対応する位相の関係

	PHASMD	SGND	FLOAT	INTV _{CC}
CONTROLLER1		0°	0°	0°
CONTROLLER2		180°	180°	240°
CLKOUT		60°	90°	120°

図3. 2フェーズ、4フェーズ、および6フェーズの動作とPHASMDの表の例

アプリケーション情報

PHMODEピンをINTV_{CC}、SGNDに接続するか、またはフロート状態のままにすると、(MODE/PLLINとCLKOUTの間に)それぞれ120°、60°、90°の位相差が生じます。LTM4628の各チャネルのPHMODEピンを異なったレベルに設定することにより、合計12フェーズをカスケード接続し、相互に同時に動作させることができます。PHASMDの表に従ったクロック位同期を行う2フェーズ設計、4フェーズ設計、および6フェーズ設計の例を図3に示します。

マルチフェーズ電源では、入力と出力の両方のコンデンサのリップル電流が大幅に減少します。RMS入力リップル電流は使用される位相数により減少し、実効リップル周波数は使用される位相数だけ乗算されます(入力電圧は使用される位相数と出力電圧の積より大きいと仮定します)。全ての出力を互

いに接続して1つの高出力電流設計を実現した場合は、出力リップルの振幅も使用される位相数により減少します。

LTM4628デバイスは本来、電流モード制御のデバイスなので、並列モジュールでは適正な電流分担が行われます。これにより、熱の発生を均衡させた設計ができます。図31に、並列動作およびピン接続の例を示します。

入力RMSリップル電流の相殺

マルチフェーズ動作は「アプリケーションノート77」で詳細に説明されています。入力RMSリップル電流の相殺の算出方法が説明され、RMSリップル電流の低減とインターリーブされた位相の数の関係を表すグラフが示されています。このグラフを図4に示します。

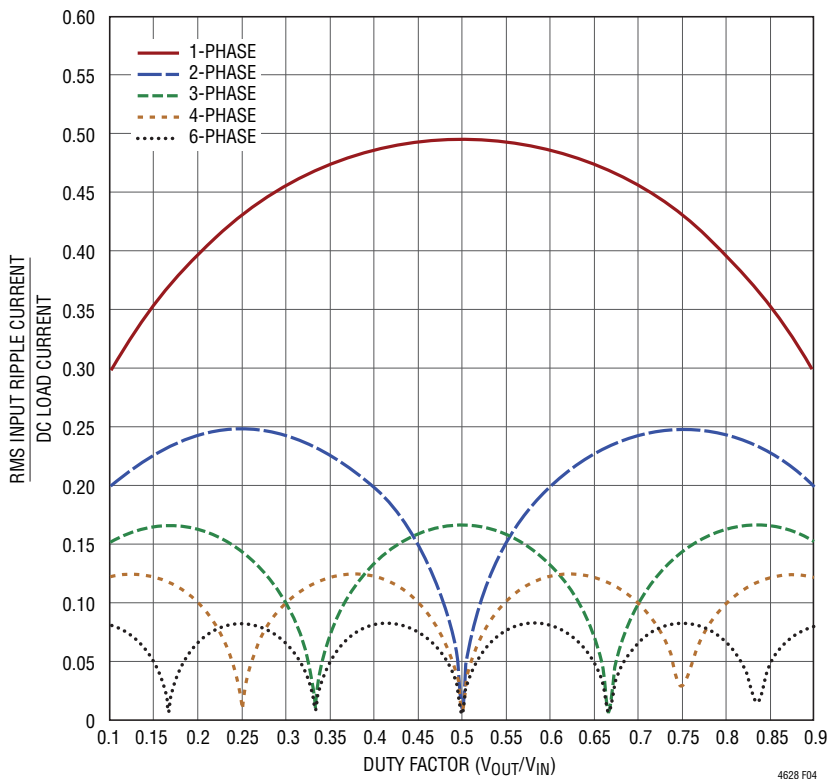


図4. DC負荷電流に対する入力RMS電流の比とデューティ・サイクルの関係

アプリケーション情報

周波数の選択とフェーズロック・ループ (MODE/PLLINピン およびf_{SET}ピン)

LTM4628デバイスは、様々な周波数範囲で動作して電力変換効率を向上させます。パワーMOSFETのスイッチング損失を低減することによって効率を向上させるため、低い出力電圧、つまり低いデューティ・サイクルの変換を行うことを推奨します。高い出力電圧、つまり高いデューティ・サイクルの変換では、高い周波数で動作してインダクタ・リップル電流を制限することができます。効率のグラフで、このような条件に合わせて選択すべき動作周波数がわかります。

LTM4628のスイッチング周波数はf_{SET}ピンからSGNDに接続した外付け抵抗で設定できます。10μAの高精度な電流源によってこの抵抗に生じる電圧により周波数が設定されます。あるいはDC電圧を与えることができます。周波数の設定値と設定電圧のグラフを図5に示します。0V～INTV_{CC}の振幅で400kHz～780kHzの周波数範囲の外部クロックをMODE/PLLINピンに与えることができます。クロック入力の“H”のスレッシュホールドは1.6V、“L”のスレッシュホールドは0.5Vです。LTM4628は、PLLループのフィルタ部品を搭載しています。周波数設定抵抗を必ず接続し、外部クロックにロックする前の初期スイッチング周波数を設定します。外部クロックが与えられている間、どちらのレギュレータも連続モードで動作します。

PLLの位相検出器の出力は、内部フィルタ・ネットワークを充電する1対の相補型電流源を備えています。外部クロックが与えられてから内部スイッチによってf_{SET}の周波数設定抵抗が切断されると、電流源が周波数調整の制御を行って入力される外部クロックにロックさせます。外部クロックが与えられていないと、内部スイッチがオン状態になるので、f_{SET}の外付け周波数設定抵抗が接続されて自走動作になります。

最小オン時間

最小オン時間t_{ON}は、各チャンネルでLTM4628がトップMOSFETをオンできる最小時間です。これは内部タイミング遅延とトップMOSFETをオンするのに必要なゲート電荷の量によって決まります。低デューティ・サイクルのアプリケーションでは、この最小オン時間の制限値に接近する可能性があるため、次の条件を満たすように注意が必要です。

$$\frac{V_{OUT}}{V_{IN} \cdot \text{FREQ}} > t_{ON(MIN)}$$

デューティ・サイクルが最小オン時間で対応可能な値より低くなると、コントローラはサイクル・スキップを開始します。出力電圧は引き続き安定化されますが、リップル電圧とリップル電流が増加します。最小オン時間はスイッチング周波数を下げることによって長くすることができます。目安として110nsのオン時間を使用するのが適切です。

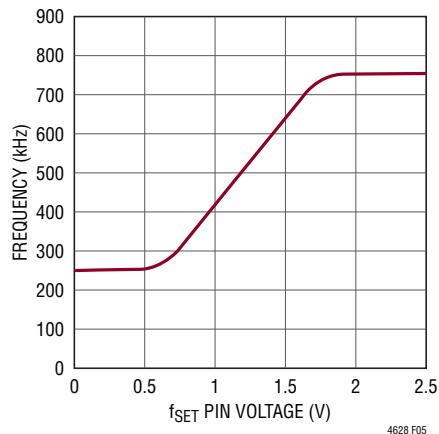


図5. 動作周波数とf_{SET}ピンの電圧

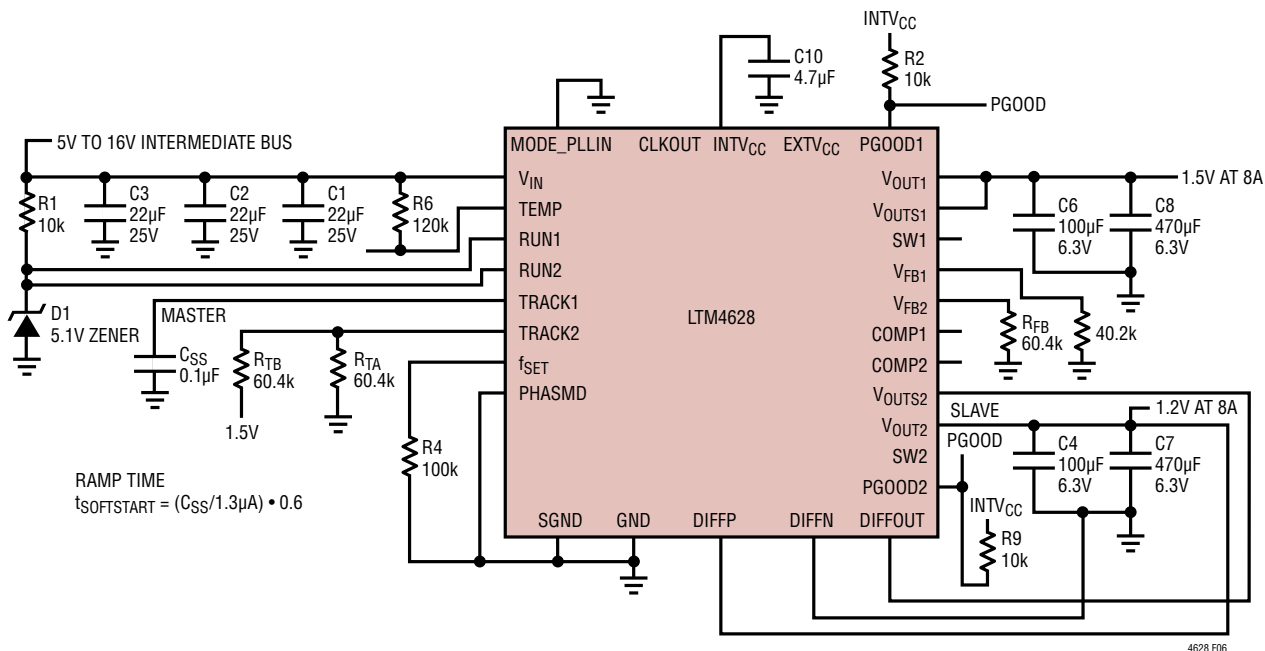


図6. 出力トラッキングのアプリケーション回路の例

出力電圧のトラッキング

出力電圧のトラッキングはTRACKピンを使って外部から設定することができます。この出力は、別のレギュレータによってトラッキングアップおよびトラッキングダウンさせることができます。マスター・レギュレータの出力は、スレーブ・レギュレータの帰還分割器と同じ外付け抵抗分割器を使って分割され、同時トラッキングが実行されます。LTM4628はトップ帰還抵抗用に60.4kの高精度抵抗を内蔵しています。同時トラッキングの例を図6に示します。

$$V_{OUT_SLAVE} = \left(1 + \frac{60.4k}{R_{TA}}\right) \cdot V_{TRACK}$$

V_{TRACK} はスレーブのトラック・ピンに与えられたトラッキングのためのランプです。 V_{TRACK} の制御範囲は0V~0.6V、つまり内部リファレンス電圧です。マスターの出力がスレーブの出力の設定に使用されたものと同じ抵抗値で分割された場合、スレーブはマスターが最終値に達するまでマスターと同時トラッキングを行います。マスターはスレーブのレギュレーション・ポイントから最終値へと進みます。 V_{TRACK} が0.6Vより高くなると、電圧トラッキングはデイスエーブルされます。同時トラッキングの場合、図6の R_{TA} は R_{FB} に等しくなります。図7に同時トラッキングの波形を示します。

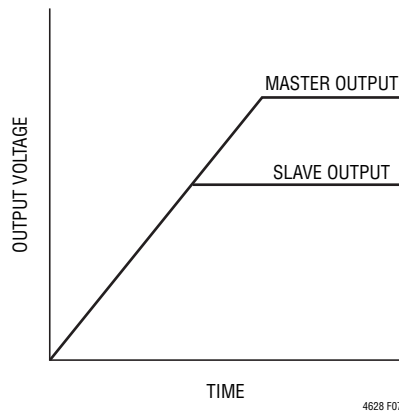


図7. 同時出力トラッキングの波形

マスターのTRACKピンはマスター・レギュレータのTRACKピンとグラウンドの間に接続したコンデンサによって制御することができます。1.3µAの電流源によってTRACKピンをリファレンス電圧まで充電し、さらにINTVCCまで充電します。0.6Vまでランプすると、TRACKピンは制御されなくなり、内部電圧リファレンスが帰還分割器によって出力レギュレーションを制御します。トラッキング時やソフトスタート時のこのターンオン・シーケンスの間、フォールドバック電流制限がデイスエーブル

アプリケーション情報

されます。TRACKピンは、RUNピンが1.2Vを下回ると“L”に引き下げられます。合計のソフトスタート時間は次式で計算できます。

$$t_{\text{SOFT-START}} = \left(\frac{C_{\text{SS}}}{1.3\mu\text{A}} \right) \cdot 0.6\text{V}$$

MODE/PLLINピンで選択されたモードに関係なく、レギュレータ・チャンネルはTRACK = 0.5Vまでは常にパルス・スキップ・モードで起動します。TRACK = 0.5V~0.54Vでは強制連続モードで動作し、TRACK > 0.54Vになると選択されたモードに復帰します。定常状態の動作になった後は、別のチャンネルをトラッキングするため、LTM4628は、MODE/PLLINピンの設定に関係なく、V_{FB}が0.54Vを下回ると直ぐに連続モード動作に強制されます。

比例トラッキングは、いくつかの簡単な計算とマスターのTRACKピンに適用されるスルーレート値によって実行できます。上述したように、TRACKピンの制御範囲は0V~0.6Vです。マスターのTRACKピンのスルーレートは、マスターの出力スルーレート(単位:ボルト/時間)に一致します。計算式は次の通りです。

$$\frac{\text{MR}}{\text{SR}} \cdot 60.4\text{k} = R_{\text{TB}}$$

ここで、MRはマスターの出力スルーレートで、SRはスレーブの出力スルーレート(単位:ボルト/時間)です。同時トラッキングが必要な場合には、MRとSRが等しくなるので、R_{TB}は60.4kに等しくなります。R_{TA}は次式から求められます。

$$R_{\text{TA}} = \frac{0.6\text{V}}{\frac{V_{\text{FB}}}{60.4\text{k}} + \frac{V_{\text{FB}}}{R_{\text{FB}}} - \frac{V_{\text{TRACK}}}{R_{\text{TB}}}}$$

ここでV_{FB}はレギュレータの帰還電圧リファレンスで、V_{TRACK}は0.6Vです。R_{TB}はスルーレートが等しい(つまり同時トラッキング時の)スレーブ・レギュレータの60.4kのトップ帰還抵抗に等しいので、V_{FB} = V_{TRACK}のとき、R_{TA}はR_{FB}に等しくなります。したがって、図6ではR_{TB} = 60.4k、R_{TA} = 60.4kになります。

比例トラッキングでは、スレーブ・レギュレータ用に異なるスルーレートが必要になる場合があります。SRがMRより低いときのR_{TB}を求めることができます。マスターの出力より先にスレーブの出力電圧が最終値に達するように、スレーブ電源はスルーレートが十分高速なものを選択するようにします。

たとえば、MR = 1.5V/1ms、SR = 1.2V/1msのとき、R_{TB} = 76.8kになります。R_{TA}を求めると49.9kに等しくなります。

各TRACKピンは、その特定のチャンネルのトラッキングを行うのに抵抗分割器が使用されると、1.3μAの電流源をオンします。これにより、TRACKピンの入力にオフセットが加わります。上の式から算出した抵抗値と同じ比率の小さな値の抵抗を使用することができます。たとえば、60.4kΩが使用されているところに6.04kΩを使用すると、TRACKピンのオフセットを無視できる値まで低減することができます。

パワーグッド機能

PGOODピンはオープンドレインのピンで、有効な出力電圧レギュレーションをモニタするのに使うことができます。このピンはレギュレーション・ポイントから±7.5%の範囲をモニタします。6V以下の特定の電源電圧にプルアップ抵抗を接続してモニタすることができます。

安定性補償

このモジュールは、すべての出力電圧に対して既に内部で補償されています。表4はほとんどのアプリケーションの要件に対応しています。LTpowerCADにより、その他の制御ループの最適化が可能になります。

実行イネーブル

RUNピンには最大1.4Vのイネーブル・スレッショルドがあり、標準1.25Vで150mVのヒステリシスが含まれています。これらは、各チャンネルのターンオンを制御します。5V動作の場合、これらのピンはV_{IN}にプルアップすることができます。つまり、5Vのツェナー・ダイオードをピンに接続し、10kΩ~100kΩの抵抗を5V入力より高い電圧に接続してチャンネルをイネーブルすることができます。RUNピンは、出力電圧のシーケンス制御に使用することもできます。並列動作では、RUNピンを相互接続して単一の制御回路で制御することができます。「標準的応用例」の図28の回路を参照してください。RUNピンはフロート状態にしておくこともできます。RUNピンには1μAのプルアップ電流源が備わっており、ランプアップ時にオン/オフ・スレッショルドを超えると、さらに4.5μAのプルアップ電流が追加されます。

アプリケーション情報

INTV_{CC}とEXTV_{CC}

LTM4628モジュールには、入力電圧から電力を供給される5Vの低損失レギュレータが内蔵されています。このレギュレータは、制御回路およびパワーMOSFETドライバの電力供給に使用されます。このレギュレータは最大70mAをソース可能で、通常、最大周波数でデバイスに電力を供給するのに約30mAを使用します。

EXTV_{CC}により、5Vの外部電源からLTM4628に電力を供給することが可能で、5Vの内部低損失レギュレータの電力損失が低減されます。電力損失の低減分は次式のように計算できます。

$$(V_{IN}-5V) \cdot 30mA = P_{Loss}$$

EXTV_{CC}の起動時のスレッシュホールドは4.7Vで、最大定格は6Vです。5V入力を使用する場合、この5V入力をEXTV_{CC}に接続すると、5Vのゲート・ドライブ・レベルも維持されます。シーケンスを制御してV_{IN}はEXTV_{CC}より先にオンする必要があり、EXTV_{CC}はV_{IN}より先にオフする必要があります。

差動リモートセンス・アンプ

高精度の差動リモートセンス・アンプを備えており、リモート負荷ポイントで低い出力電圧を正確に検出します。これは、大きな電流負荷で特に顕著です。このアンプは、2つのチャネルの片方に接続して、または1つの並列出力に接続して使用することができます。DIFFPとDIFFNを出力に適切に接続し、DIFFOUTをV_{OUTS1}またはV_{OUTS2}のどちらかに接続することが非常に重要です。並列動作では、DIFFPとDIFFNを出力に適切に接続し、DIFFOUTをV_{OUTS}ピンの片方に接続します。図31の並列回路図と図2を参照してください。

SWピン

SWピンの通常の用途は、これらのピンをモニタすることによってテストすることです。これらのピンを使用し、スイッチング電流経路の寄生LCによって生じるスイッチ・ノードのリングングを減衰させることもできます。一般に、スナバ回路と呼ばれる直列R-Cの組み合わせを使用します。抵抗が共振を抑えるので、コンデンサは抵抗の両端の高周波リングングにだけ影響を与えるように選択します。

浮遊インダクタンスや浮遊容量の測定または推定が可能な場合、何らかの分析手法を使ってスナバの値を選択することができます。一般に、インダクタンスは容易に予測できます。浮

遊インダクタンスは、MOSFETの相互接続ボンディングワイヤのインダクタンスと基板の電力経路のインダクタンスを結合したものです。

まず、SWピンは高周波プローブを備えた広帯域幅オシロスコープを使ってモニタすることができます。この値に対するリングング周波数を測定することができます。インピーダンスZは次のように計算できます。

$$Z_L = 2\pi fL,$$

ここで、fはリングングの共振周波数、Lはスイッチ経路の寄生インダクタンスの合計です。Zに等しい抵抗を選択すると、リングングは減衰します。スナバのコンデンサの値は、そのインピーダンスがリングング周波数での抵抗に等しくなるように選択します。Z_C = 1/(2πfC)から算出されます。これらの値は妥当な出発点です。これらの部品の変更は、最小の電力損失でリングングを減衰させるように行います。

温度ダイオードのモニタ

LTM4628には、TEMPピンに温度のモニタに使用可能な1N4148シリコン・ダイオードが内蔵されています。このダイオードは内部パワー・スイッチの間近に配置されています。シリコン・ダイオードの順方向電圧には、次式に基づく温度依存性があります。

$$I_D = I_S \cdot e \left(\frac{V_D}{\eta \cdot V_T} \right)$$

または

$$V_D = \eta \cdot V_T \cdot \ln \frac{I_D}{I_S}$$

ここで、I_Dはダイオードの電流、V_Dはダイオードの電圧、ηは理想係数(通常は1.0に近い値)で、I_S(飽和電流)はプロセスに依存するパラメータです。V_Tは、次のように書き換えられます。

$$V_T = \frac{k \cdot T}{q}$$

ここでTはダイオードの接合部温度(単位: K)、qは電子電荷、kはボルツマン定数です。V_Tは室温(298K)で約26mVで、絶対温度に対して線形に変化します。ダイオードが温度センサに適しているのは、この温度に対する線形性のためです。上式のI_S

アプリケーション情報

の項は、ダイオードの端子間の電圧が0Vであるときにダイオードの接合部を流れる電流を外挿した値です。 I_S の項はプロセスや温度によって変動がありますが、その定義から常に I_D より小さくなければなりません。すべての定数を1つの項にまとめると、次のようになります。

$$K_D = \frac{\eta \cdot k}{q}$$

ここで $K_D = 8.62^{-5}$ で、 I_D が常に I_S より大きいいため、 $\ln(I_D/I_S)$ は常に正になることがわかります。これらのことから、次式が得られます。

$$V_D = T(\text{KELVIN}) \cdot K_D \cdot \ln \frac{I_D}{I_S}$$

この式で、 V_D は温度とともに増加するように見えます。しかし、電流源によってバイアスされたシリコン・ダイオードの温度係数は約 $-2\text{mV}/^\circ\text{C}$ であることは広く知られた事実であり(図8)、これは上式と一致しません。実際、 I_S の項は温度とともに増加し、 $\ln(I_D/I_S)$ の絶対値が減少するので、全体として約 $-2\text{mV}/^\circ\text{C}$ というダイオードの電圧スロープが得られます。

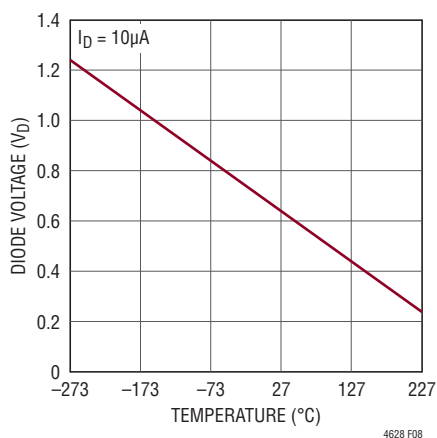


図8. シリコンダイオード電圧 V_D と温度

バイアス電流源が高精度で、インピーダンスの高い電源から電力を供給することが重要です。これは、順方向電圧降下もダイオードを流れる電流に依存するからです。

以下の式は、電流の値が1桁異なると、 V_D の差が 60mV になることを示しています。したがって、 $10\mu\text{A}$ の電流源の誤差が温度に対するダイオードの順方向電圧に影響を与えます。

ここで、 $V_{D1} - V_{D2}$ は、 I_{D1} と I_{D2} の電流が異なるときのダイオードの順方向電圧の差です。

$$kT/q = 26\text{mV}$$

$$V_{D1} - V_{D2} = kT/q \ln(I_{D1}/I_{D2})$$

いくつかの1N4148ダイオードを $100\mu\text{A}$ の電流でテストした結果を図9に示します。各ダイオードで $100\mu\text{A}$ の電流源は最良の再現性を示しました。

テストしたダイオードは 12V への $120\text{k}\Omega$ のプルアップ抵抗による $100\mu\text{A}$ でバイアスしたときに、電圧降下が $-2.2\text{mV}/^\circ\text{C}$ ～ $-2.4\text{mV}/^\circ\text{C}$ に非常に近くなります。図9のグラフを使って、ダイオードの V_D 値の測定によるLTM4628内部温度の調整と測定を行うことができます。

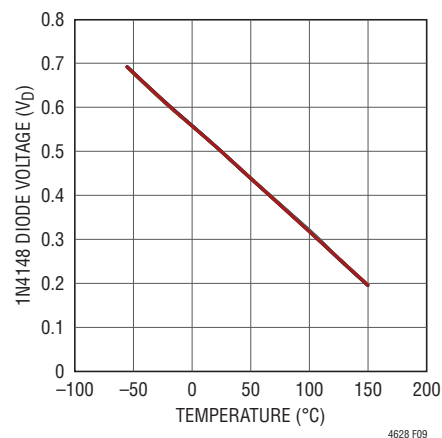


図9. 1N4148ダイオード電圧 V_D と温度

アプリケーション情報

熱に関する検討事項と出力電流のディレーティング

データシートの「ピン配置」のセクションに示されている熱抵抗はJESD51-12で定義されているパラメータに従っており、有限要素解析 (FEA) ソフトウェア・モデリング・ツールでを使用することを目的としています。このツールは、サーマル・モデリング、シミュレーションと、ハードウェア・テスト・ボードに実装された μ Module パッケージに対して行われたハードウェア評価との相関の結果を利用しています。このテスト・ボードも、JESD51-9 (“Test Boards for Area Array Surface Mount Package Thermal Measurements”) で定義されています。これらの熱係数を示す意図は、JESD 51-12 (“Guidelines for Reporting and Using Electronic Package Thermal Information”) に示されています。

多くの設計者は、様々な電気的および物理的環境の動作条件での実際のアプリケーションにおける μ Module レギュレータの熱性能を予測するのに、ラボの装置およびデモボードのようなテスト手段の使用を選択して、FEA の作業を補足することができます。FEA ソフトウェアなしでは、「ピン配置」のセクションに示されている熱抵抗はそれ自体としては熱性能の目安として役立ちません。代わりに、特定のアプリケーションでの利用に関係した洞察と目安を与えるような方法で、データシートに与えられているディレーティング曲線を使うことができ、熱性能を特定のアプリケーションに関係づけるように適応させることができます。

「ピン配置」のセクションには、JESD 51-12 に明確に定義された4つの標準的な熱係数が記載されています。これらの係数を以下に引用または説明します。

1. θ_{JA} (接合部から周囲までの熱抵抗) は、1立方フィートの密閉された筐体内で測定された、接合部から自然対流する周囲の空気までの熱抵抗です。自然対流によって空気が移動しますが、この環境は「静止空気」と呼ばれることがあります。この値は、JESD 51-9 で規定されるテスト・ボードに実装したデバイスで決まるものであり、実際のアプリケーションや実現可能な動作条件を反映したものではありません。

2. $\theta_{JCbottom}$ (接合部から製品のケースの底面までの熱抵抗) は、デバイスの電力損失のすべてがパッケージの底面を通して流出する場合の接合部から基板までの熱抵抗です。標準的な μ Module レギュレータでは、熱の大部分がパッケージの底面から流出しますが、周囲の環境に流れ出す熱も常に存在します。このため、この熱抵抗値はパッケージの比較には役立つかもしれませんが、このテスト条件はユーザーのアプリケーションに一般的に適合するものではありません。

3. θ_{JCtop} (接合部から製品のケースの上面までの熱抵抗) は、デバイスの電力損失のほぼすべてがパッケージの上面を通して流出する状態で決定されます。標準的な μ Module レギュレータの電氣的接続はパッケージの底面で行われるので、接合部からデバイスの上面に大部分の熱が流れるような動作をするアプリケーションはめったにありません。 $\theta_{JCbottom}$ の場合のように、この値はパッケージの比較には役立つかもしれませんが、このテスト条件はユーザーのアプリケーションに一般的に適合するものではありません。

4. θ_{JB} (接合部からプリント回路基板までの熱抵抗) は、熱の大部分が μ Module レギュレータの底面を通して基板に流れ出す場合の接合部から基板までの熱抵抗であり、実際には、 $\theta_{JCbottom}$ と、デバイスの底面から半田接合部までおよび基板の一部までの熱抵抗の和になります。基板の温度は、両面の2層基板を使って、パッケージから規定された距離をおいて測定されます。この基板はJESD 51-9 に記載されています。

前述の熱抵抗を図解したものを図10に示します。青色の抵抗は μ Module レギュレータ内部に含まれており、緑色の抵抗は μ Module レギュレータの外部です。

アプリケーション情報

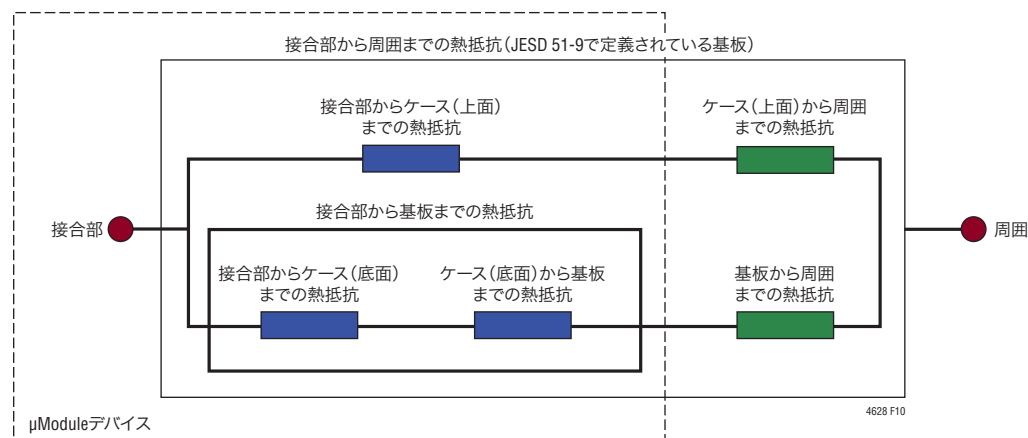


図10. JESD51-12の熱抵抗の図解

実際には、JESD 51-12または「ピン配置」のセクションで定義されている4種類の熱抵抗パラメータの個々のものまたはサブグループは、 μ Moduleレギュレータの通常の動作条件を再現または表現するものではないことに注意してください。たとえば、基板に実装された通常のアプリケーションでは、標準規格が θ_{JCtop} および $\theta_{JCbottom}$ をそれぞれ定義しているように、デバイスの全電力損失(熱)の100%が μ Moduleレギュレータの上面だけを通して、または底面だけを通して熱的に伝わることは決してありません。実際には、電力損失はパッケージから両方の方向に熱的に放散します。もちろん、ヒートシンクやエアフローがないと、熱流の大半は基板内部に向かいます。

LTM4628内部では、電力損失を生じる複数のパワーデバイスや部品が存在し、その結果、部品やダイの異なる接合部を基準にした熱抵抗は、パッケージの全電力損失に対して正確にリニアではないことに注意してください。この複雑さを(モデリングの簡単さを犠牲にすることなく、しかも実用的な現実性を無視せずに)調和させるため、制御された環境室でのラボ・テストとともにFEAソフトウェア・モデリングを使うアプローチが取られ、このデータシートで与えられている熱抵抗値の定義と相関が得られました。(1)最初に、FEAソフトウェアを使い、全ての素材の正しい係数および電力損失源の正確な定義を使って μ Moduleレギュレータおよび規定されたPCBの機械的

形状を正確に作成します。(2)このモデルは、JESD51-12と矛盾しないソフトウェアで定義されたJEDECの環境をシミュレートして、(JEDECで定義されている熱抵抗値の計算を可能にする)電力損失による熱の流れと、異なったインタフェースでの温度の測定値を予測します。(3)モデルとFEAソフトウェアを使って、ヒートシンクとエアフローを与えたLTM4628を評価します。(4)これらの熱抵抗の値を計算して評価し、ソフトウェア・モデルの様々な動作条件をシミュレートした後、徹底したラボでの評価により、制御された環境チャンバ内部で熱電対を使い、デバイスをシミュレートされた電力損失と同じ電力損失で動作させて、シミュレートされた条件を再現します。このプロセスと必要な作業の結果、このデータシートの別のセクションに示されているデレレーティング曲線が得られました。これらの実験室でのテストが行われ、LTM4628のモデルとの相関がとられた後、 θ_{JB} と θ_{BA} が足し合わされ、適正に定義された環境チャンバ内のエアフローやヒートシンクなしの μ Moduleレギュレータのモデルと非常によく相関がとれました。この $\theta_{JB} + \theta_{BA}$ の値は「ピン配置」のセクションに示されており、エアフローや上面に実装したヒートシンクがない状態では、電力損失のほぼ100%が接合部から基板を通して周囲に流れるので、この値は θ_{JA} の値に精確に等しくなります。

アプリケーション情報

図11と図12の1.0Vと3.3Vの電力損失曲線を図13～図24の負荷電流ディレーティング曲線と一緒に使って、様々なヒートシンク条件やエアフロー条件でのLTM4628の θ_{JA} 熱抵抗を概算することができます。これらの電力損失曲線は室温で求められたものであり、周囲温度とともに乗算係数に従って増加します。これらのおおよその係数は、115°Cで1.35、120°Cで1.4です。ディレーティング曲線は、16Aから始まる V_{OUT1} 、 V_{OUT2} の並列の出力電流と、40°Cの周囲温度でプロットされています。出力電圧は1.0Vと3.3Vです。これらの電圧は熱抵抗との相関をとるため、低い方と高い方の出力電圧範囲を含むように選択されています。サーマルモデルは恒温室を使ったいくつかの温度測定とサーマルモデル解析から得られます。エアフローありとエアフローなしの条件で、周囲温度を上げながら接合部温度をモニタします。周囲温度の変化による電力損失の増加はディレーティング曲線に加味されています。周囲温度を上げながら、出力電流つまり電力を減らして、接合部を115°C～120°Cに維持します。周囲温度が上昇するにつれ、出力電流の減少によりモジュール内部の損失が減少します。モニタされた120°Cの接合部温度から周囲動作温度を差し引いた温度は、どれだけのモジュール温度の上昇が許されるかを規定します。一例として、図14では、エアフローやヒートシンクなしで約80°Cのとき負荷電流が約12Aにディレーティングされ、12V

から1.0V/12A出力の電力損失は約3.65Wです。3.65Wの損失は、12Aでの12Vから1.0Vへの電力損失曲線から得られる約2.7Wの室温での損失と120°Cの接合部温度での1.35の乗算係数を使って算出されます。120°Cの接合部温度から80°Cの周囲温度を差し引き、その差の40°Cを3.65Wで割ると10.9°C/Wの θ_{JA} 熱抵抗になります。表2はこれと非常に近い9.5°C/W～10°C/Wの値を規定しています。表2と表3はエアフローとヒートシンクのありとなしの1.0V出力と3.3V出力の等価熱抵抗を示します。様々な条件で得られた表2と表3の熱抵抗に、周囲温度の関数として算出された電力損失を掛けて、周囲温度を超える温度上昇(したがって最大接合部温度)を求めることができます。エアフローがない場合の θ_{JA} の値には、115°C～120°Cに保たれる接合部温度に応じて9.5°C/W～11°C/Wのある程度のばらつきがあります。他のすべてのエアフローがある場合の熱抵抗の値はより正確です。室温での電力損失は「標準的性能特性」のセクションの効率曲線から求め、上記の周囲温度とともに増大する係数を使って調整することができます。プリント回路基板は厚さ1.6mmの4層基板です。外側の2層には2オンス銅、内側の2層には1オンス銅が使われています。PCBの寸法は95mm×76mmです。BGAヒートシンクを表3に示します。

アプリケーション情報

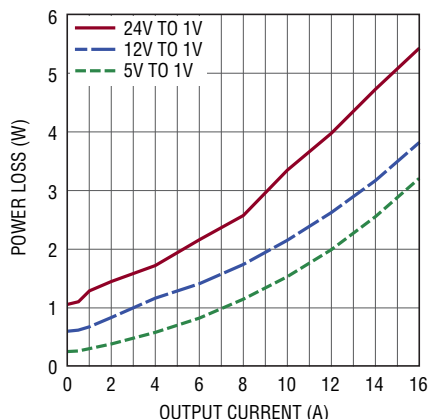


図11. 1V 出力での電力損失

4628 F11

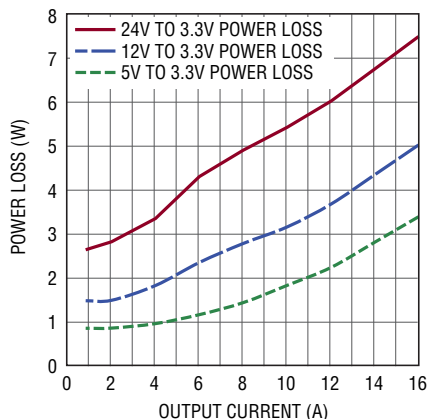


図12. 3.3V出力での電力損失

4628 F12

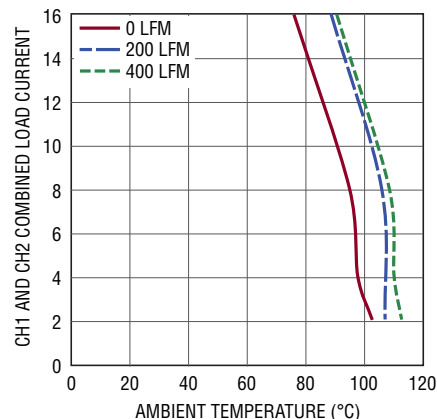


図13. 5V入力から1V出力の
ディレーティング曲線、ヒートシンクなし

4628 F13

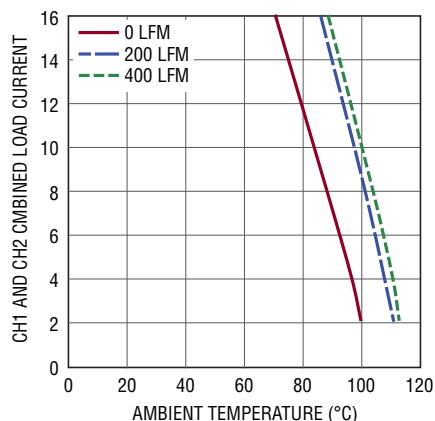


図14. 12V入力から1V出力の
ディレーティング曲線、ヒートシンクなし

4628 F14

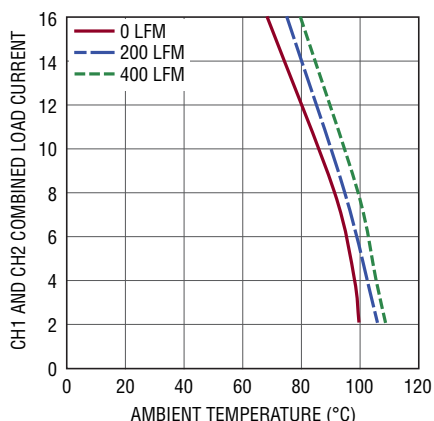


図15. 24V入力から1V出力の
ディレーティング曲線、ヒートシンクなし

4628 F15

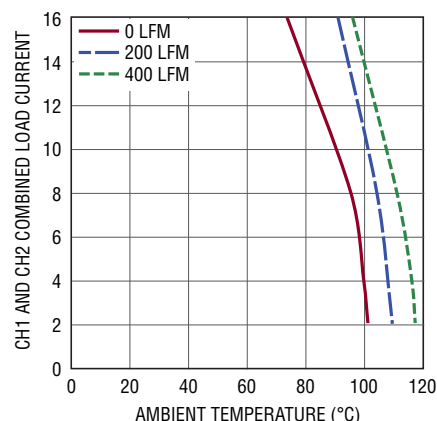


図16. 5V入力から1V出力の
ディレーティング曲線、BGAヒートシンクあり

4628 F16

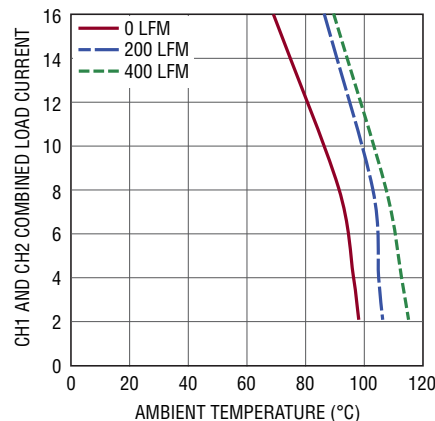


図17. 12V入力から1V出力の
ディレーティング曲線、BGAヒートシンクあり

4628 F17

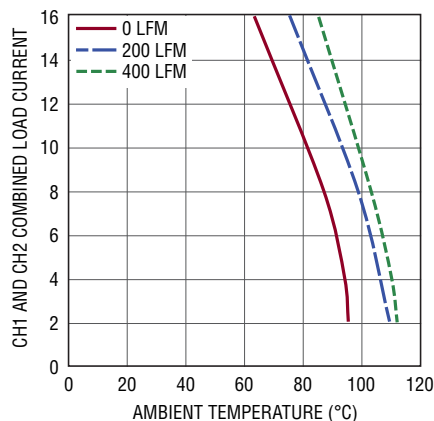


図18. 24V入力から1V出力の
ディレーティング曲線、BGAヒートシンクあり

4628 F18

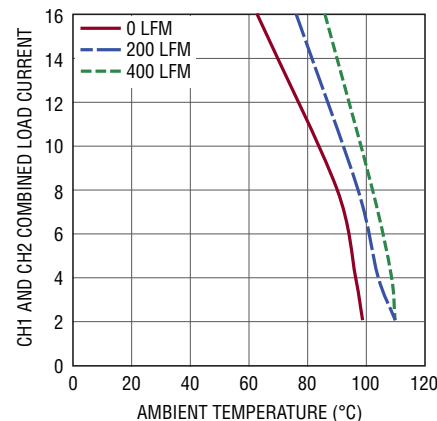


図19. 5V入力から3.3V出力の
ディレーティング曲線、ヒートシンクなし

4628 F19

アプリケーション情報

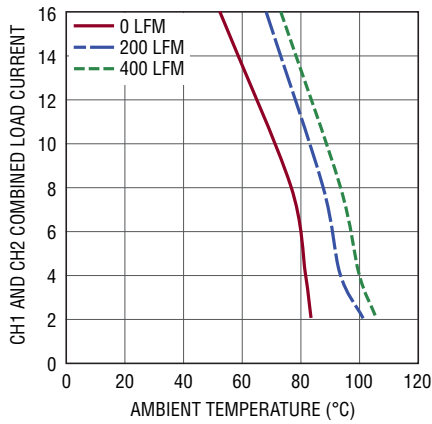


図20. 12V入力から3.3V出力の
ディレーティング曲線、ヒートシンクなし

4628 F20

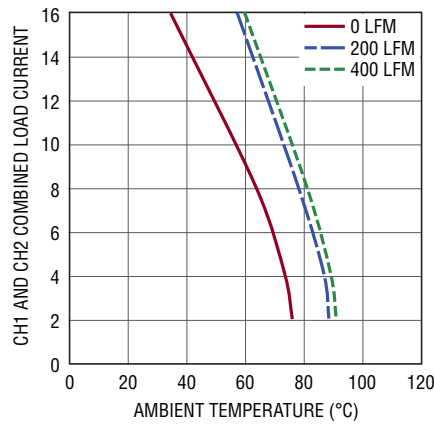


図21. 24V入力から3.3V出力の
ディレーティング曲線、ヒートシンクなし

4628 F21

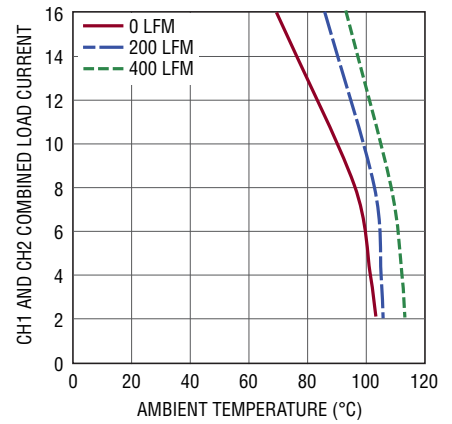


図22. 5V入力から3.3V出力の
ディレーティング曲線、ヒートシンクあり

4628 F22

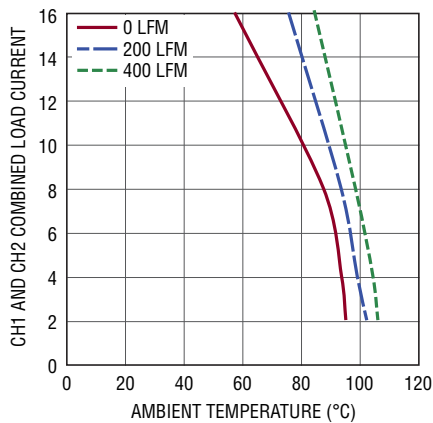


図23. 12V入力から3.3V出力の
ディレーティング曲線、ヒートシンクあり

4628 F23

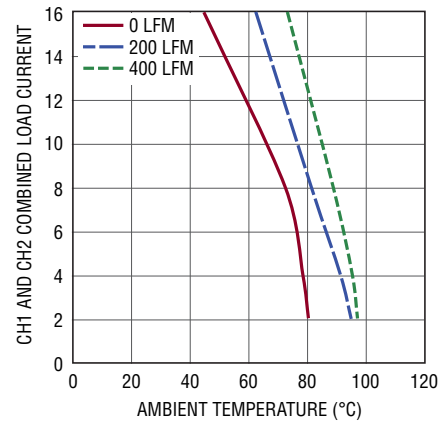


図24. 24V入力から3.3V出力の
ディレーティング曲線、ヒートシンクあり

4628 F24

アプリケーション情報

表2. 1.0V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	エアフロー (LFM)	ヒートシンク	θ _{JA} (°C/W)
図13、14、15	5、12、24	図11	0	なし	9.5~11
図13、14、15	5、12、24	図11	200	なし	6.4
図13、14、15	5、12、24	図11	400	なし	5.6
図16、17、18	5、12、24	図11	0	BGAヒートシンク	9.0~10.5
図16、17、18	5、12、24	図11	200	BGAヒートシンク	6.5
図16、17、18	5、12、24	図11	400	BGAヒートシンク	4.8

表3. 3.3V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	エアフロー (LFM)	ヒートシンク	θ _{JA} (°C/W)
図19、20、21	5、12、24	図12	0	なし	9.5~11
図19、20、21	5、12、24	図12	200	なし	6.75
図19、20、21	5、12、24	図12	400	なし	6.4
図22、23、24	5、12、24	図12	0	BGAヒートシンク	9.0~10.5
図22、23、24	5、12、24	図12	200	BGAヒートシンク	6.3
図22、23、24	5、12、24	図12	400	BGAヒートシンク	4.8

ヒートシンクの製造元

製品番号

ウェブサイト

Aavid Thermalloy

375424B00034G

www.aavid.com

アプリケーション情報

表4. 出力電圧応答と部品のマトリックス (図28を参照) 0Aから4Aへの負荷ステップの標準的測定値

C_{OUT1} および C_{OUT2} セラミック・コンデンサ の製造元	値	製品番号	C_{OUT1} および C_{OUT2} バルク・コンデンサ の製造元	値	製品番号	C_{IN} (バルク)	製品番号	製造元
AVX	10 μ F 35V	1812DD106KAT	Sanyo POSCAP	470 μ F 2R5	2R5TPD470M5	47 μ F 35V	35SVPD47M	Sanyo Oscon
Murata	22 μ F 16V	GRM43ER61C226KE01	Sanyo POSCAP	470 μ F 6.3V	6TPD470M			
TDK	100 μ F 6.3V	C4532X5R0J107MZ						
Murata	100 μ F 6.3V	GRM32ER60J107M						
AVX	100 μ F 6.3V	18126D107MAT						

V_{OUT} (V)	C_{IN} (セラミック)	C_{IN} (バルク)*	C_{OUT1} (セラミック)	C_{OUT2} (バルク)	C_{FF} (pF)	V_{IN} (V)	垂下 (mV)	ピーク・ トゥ・ピーク 変動 (mV)	回復時間 (μ s)	負荷 ステップ (A/ μ s)	R_{FB} (k Ω)	周波数 (kHz)
1	22 μ F \times 3	47 μ F	100 μ F	470 μ F		5,12	60	120	30	4	90.9	400
1	22 μ F \times 3	47 μ F	100 μ F \times 4		47	5,12	50	100	20	4	90.9	400
1.2	22 μ F \times 3	47 μ F	100 μ F	470 μ F		5,12	60	120	30	4	60.4	500
1.2	22 μ F \times 3	47 μ F	100 μ F \times 4		47	5,12	55	110	20	4	60.4	500
1.5	22 μ F \times 3	47 μ F	100 μ F	470 μ F		5,12	60	120	30	4	40.2	500
1.5	22 μ F \times 3	47 μ F	100 μ F \times 4		47	5,12	66	120	20	4	40.2	500
1.8	22 μ F \times 3	47 μ F	100 μ F	470 μ F		5,12	60	120	30	4	30.1	500
1.8	22 μ F \times 3	47 μ F	100 μ F \times 4		47	5,12	65	130	20	4	30.1	500
2.5	22 μ F \times 3	47 μ F	100 μ F \times 4		47	5,12	70	140	30	4	19.1	500
2.5	22 μ F \times 3	47 μ F	100 μ F	470 μ F		5,12	70	140	30	4	19.1	500
3.3	22 μ F \times 3	47 μ F	100 μ F	470 μ F		5,12	80	160	30	4	13.3	700
3.3	22 μ F \times 3	47 μ F	100 μ F		47	5,12	100	200	30	4	13.3	700
5	22 μ F \times 3	47 μ F	100 μ F	220 μ F	47	12	125	200	30	4	8.25	750

* V_{IN} の入力インピーダンスが非常に低い場合、バルク・コンデンサはオプション。

アプリケーション情報

BGAヒートシンクがある場合またはない場合、および、エアフローがない場合または200LFMエアフローがある場合のLTM4628のサーマル・イメージを図25と図26に示します。

これらのイメージは、12V入力から92%の効率で動作する、16Aの並列3.3V出力の設計に相当します。

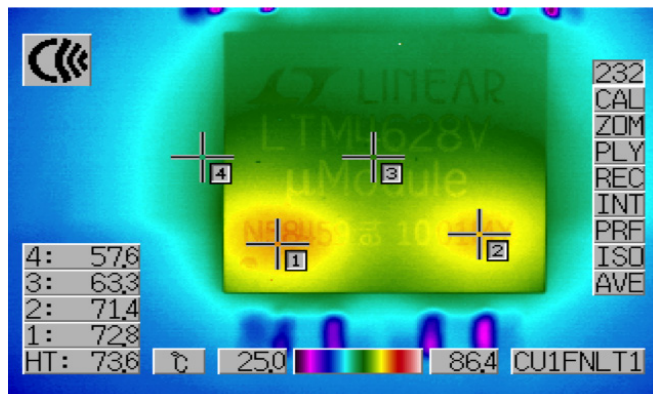


図25a. 12V_{IN}から3.3V_{OUT}、16A、ヒートシンクなし、エアフローなし

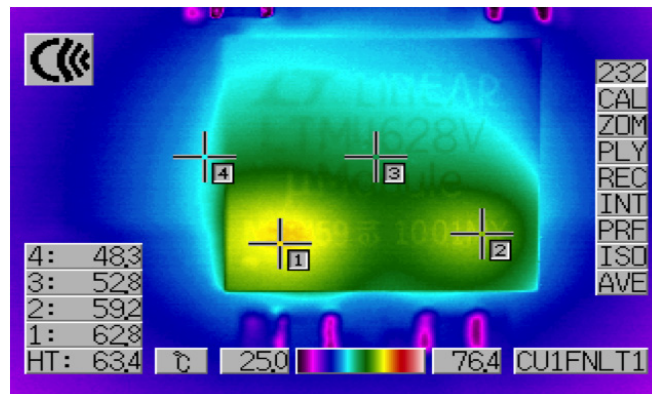


図25b. 12V_{IN}から3.3V_{OUT}、16A、ヒートシンクなし、200LFM

図25

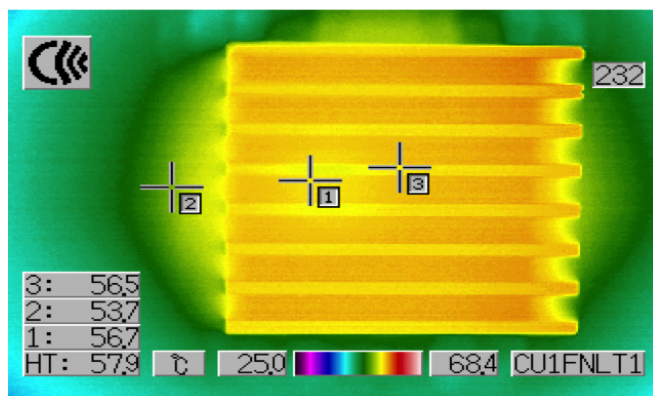


図26a. 12V_{IN}から3.3V_{OUT}、16A、ヒートシンクあり、エアフローなし

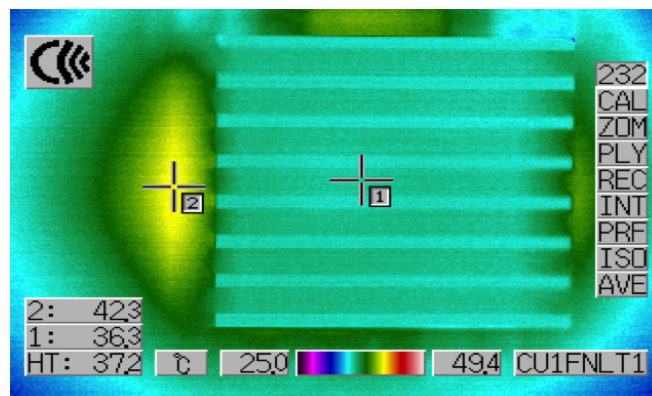


図26b. 12V_{IN}から3.3V_{OUT}、16A、ヒートシンクあり、200LFM

図26

アプリケーション情報

安全性に関する検討事項

LTM4628モジュールでは V_{IN} と V_{OUT} がガルバニック絶縁されていません。内部にヒューズはありません。必要に応じて、最大入力電流の2倍の定格の低速溶断ヒューズを使って各ユニットを致命的損傷から保護します。このデバイスはサーマル・シャットダウン機能と過電流保護をサポートしています。内部温度をモニタするために温度ダイオードを内蔵しています。

レイアウトのチェックリスト/例

LTM4628は集積度が高いので、PCBのレイアウトが非常にシンプルで容易です。ただし、電気的性能と熱性能を最適化するには、いくつかのレイアウト上の配慮がさらに必要になります。

- V_{IN} 、GND、 V_{OUT1} 、 V_{OUT2} を含む高電流経路には大きなPCB銅領域を使用します。これは、PCBの導通損失と熱ストレスを最小限に抑えるのに役立ちます。
- 入力と出力の高周波用セラミック・コンデンサを V_{IN} 、PGND、 V_{OUT} の各ピンに隣接させ配置し、高周波ノイズを最小限に抑えます。

- ユニットの下の専用の電源グランド層を配置します。
- ビアの導通損失を最小限に抑え、モジュールの熱ストレスを低減するため、トップ層と他の電源層の間の相互接続に複数のビアを使用します。
- 充填ビアまたはメッキビアでない限り、パッドの上に直接ビアを置かないでください。
- 信号ピンに接続された部品には、別のSGNDグラウンドの銅領域を使用します。SGNDとGNDをユニットの下で接続します。
- 並列モジュールの場合は、 V_{OUT} 、 V_{FB} 、COMPの各ピンを相互接続します。内部層を使ってこれらのピンを互いに近づけて接続します。TRACKピンを共通のコンデンサに接続して、レギュレータをソフトスタートさせることができます。
- モニタリングのために信号ピンにテスト・ポイントを設けます。

推奨レイアウトの良い例を図27に示します。LGAとBGAのPCBレイアウトは、BGAのパッドが円形であることを除いて同じです(「パッケージ」セクションを参照)。

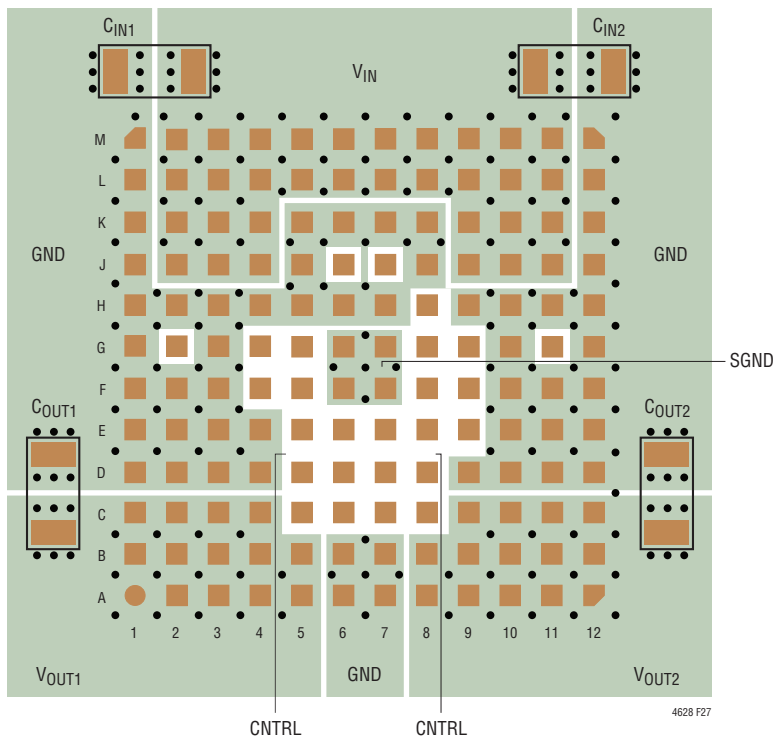


図27. 推奨するPCBレイアウト(図示されているのはLGA。BGAでは円形パッドを使用)

アプリケーション情報

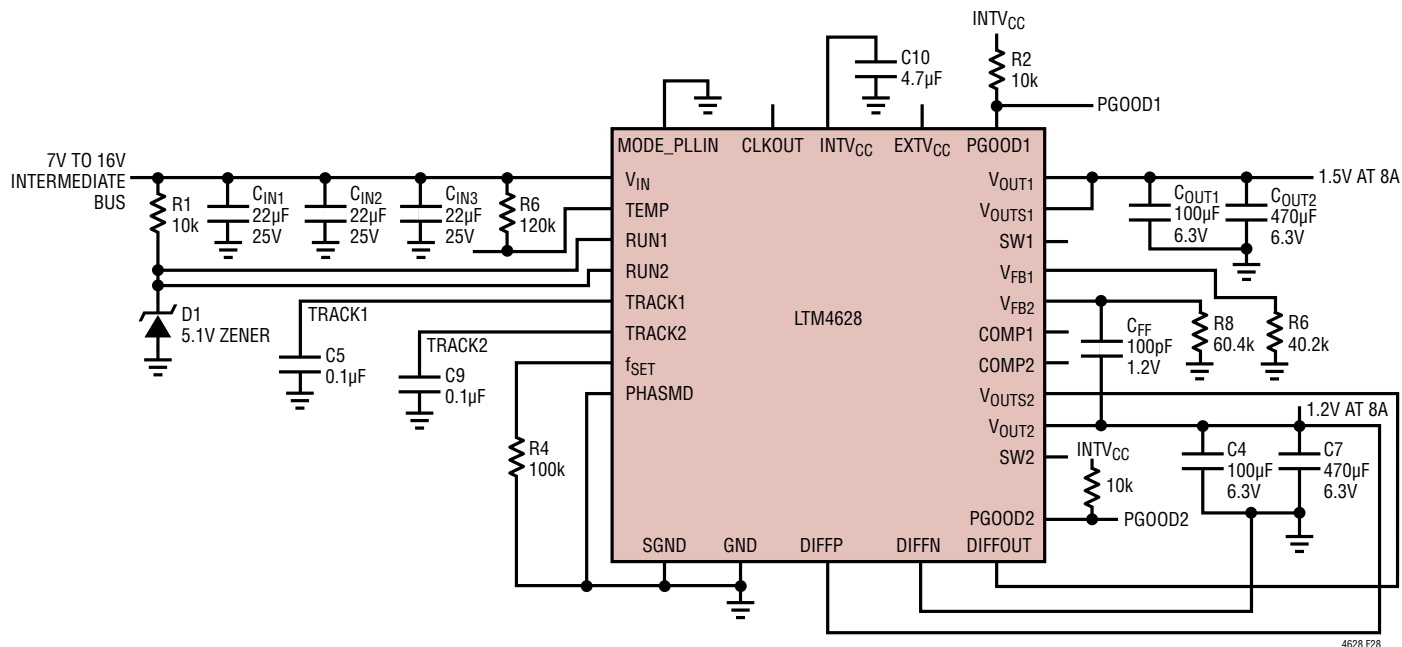


図28. 7V~16V入力、1.5V出力および1.2V出力

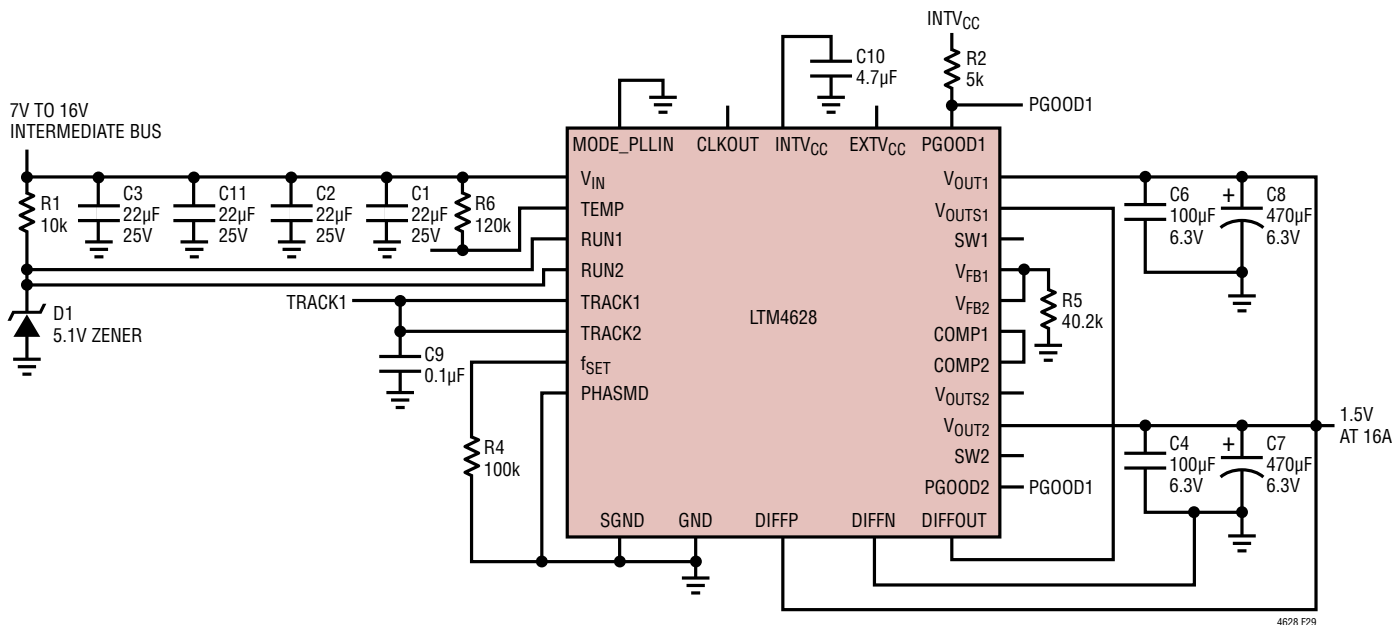


図29. 2フェーズ、1.5V/16A出力の設計

アプリケーション情報

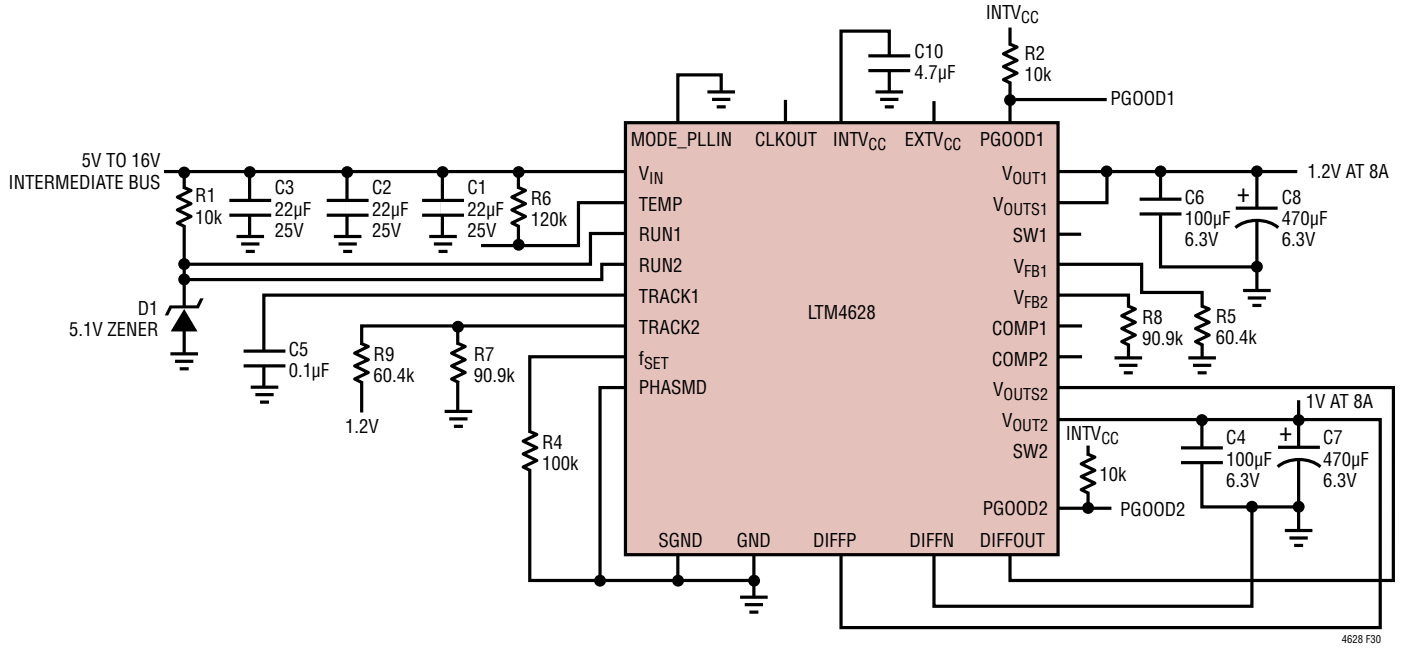


図30. 1.2V出力および1V出力のトラッキング

アプリケーション情報

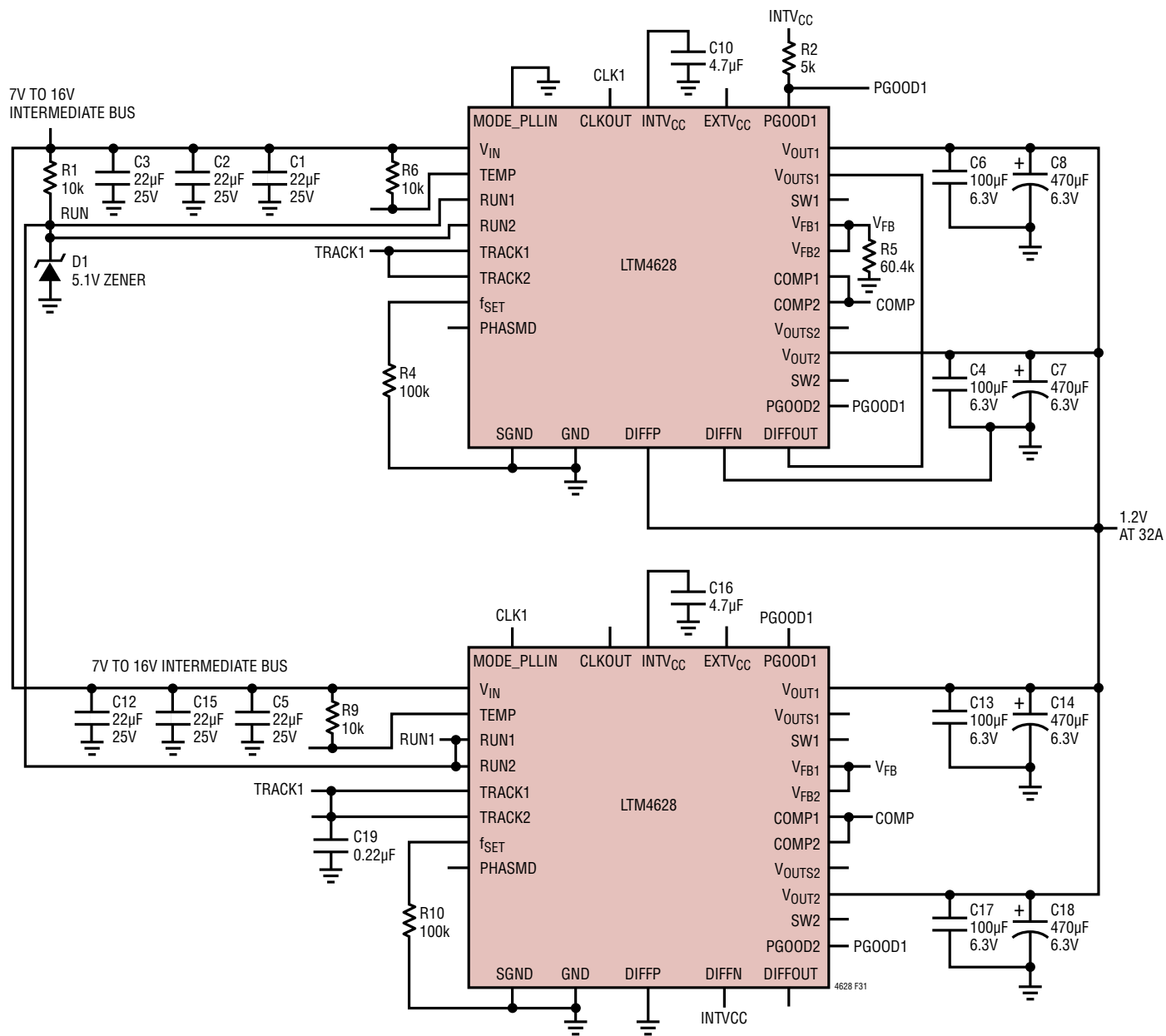


図31. 4フェーズ、1.2V/32A出力

LTM4628

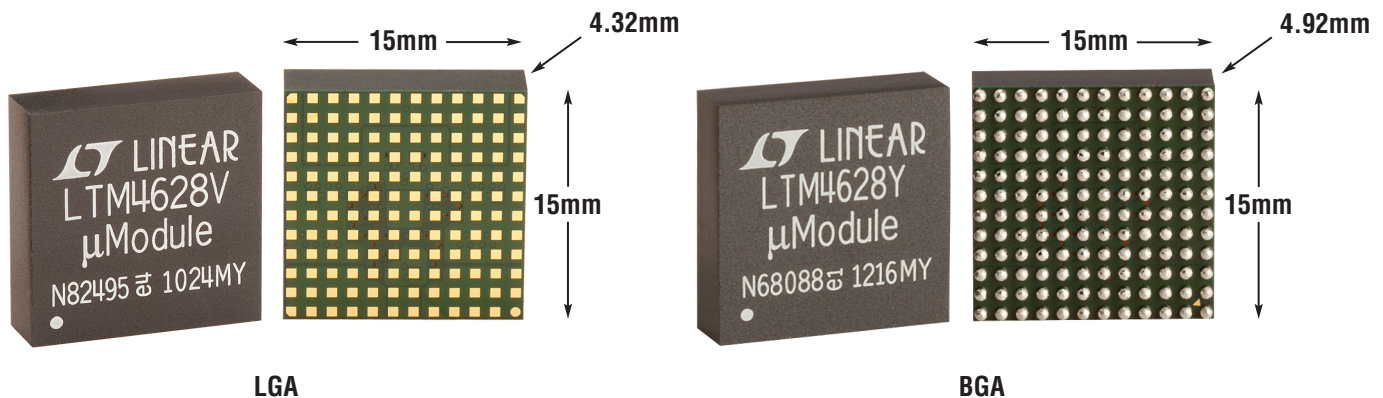
パッケージ

表5. LTM4628のピン配置

PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION
A1	VOUT1	B1	VOUT1	C1	VOUT1	D1	GND	E1	GND	F1	GND
A2	VOUT1	B2	VOUT1	C2	VOUT1	D2	GND	E2	GND	F2	GND
A3	VOUT1	B3	VOUT1	C3	VOUT1	D3	GND	E3	GND	F3	GND
A4	VOUT1	B4	VOUT1	C4	VOUT1	D4	GND	E4	GND	F4	MODE_PLLIN
A5	VOUT1	B5	VOUT1	C5	VOUT1S	D5	VFB1	E5	TRACK1	F5	RUN1
A6	GND	B6	GND	C6	f _{SET}	D6	SGND	E6	COMP1	F6	SGND
A7	GND	B7	GND	C7	SGND	D7	VFB2	E7	COMP2	F7	SGND
A8	VOUT2	B8	VOUT2	C8	VOUT2S	D8	TRACK2	E8	DIFFP	F8	DIFFOUT
A9	VOUT2	B9	VOUT2	C9	VOUT2	D9	GND	E9	DIFFN	F9	RUN2
A10	VOUT2	B10	VOUT2	C10	VOUT2	D10	GND	E10	GND	F10	GND
A11	VOUT2	B11	VOUT2	C11	VOUT2	D11	GND	E11	GND	F11	GND
A12	VOUT2	B12	VOUT2	C12	VOUT2	D12	GND	E12	GND	F12	GND

PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION
G1	GND	H1	GND	J1	GND	K1	GND	L1	GND	M1	GND
G2	SW1	H2	GND	J2	VIN	K2	VIN	L2	VIN	M2	VIN
G3	GND	H3	GND	J3	VIN	K3	VIN	L3	VIN	M3	VIN
G4	PHASMD	H4	GND	J4	VIN	K4	VIN	L4	VIN	M4	VIN
G5	CLKOUT	H5	GND	J5	GND	K5	GND	L5	VIN	M5	VIN
G6	SGND	H6	GND	J6	TEMP	K6	GND	L6	VIN	M6	VIN
G7	SGND	H7	GND	J7	EXTVCC	K7	GND	L7	VIN	M7	VIN
G8	PGOOD2	H8	INTVCC	J8	GND	K8	GND	L8	VIN	M8	VIN
G9	PGOOD1	H9	GND	J9	VIN	K9	VIN	L9	VIN	M9	VIN
G10	GND	H10	GND	J10	VIN	K10	VIN	L10	VIN	M10	VIN
G11	SW2	H11	GND	J11	VIN	K11	VIN	L11	VIN	M11	VIN
G12	GND	H12	GND	J12	GND	K12	GND	L12	GND	M12	GND

パッケージの写真

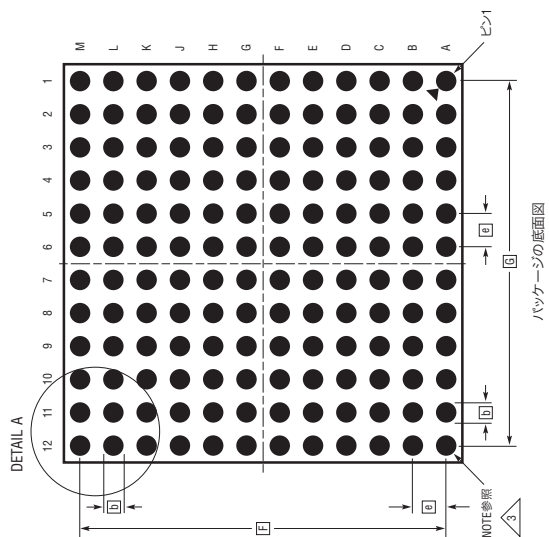


4628fd

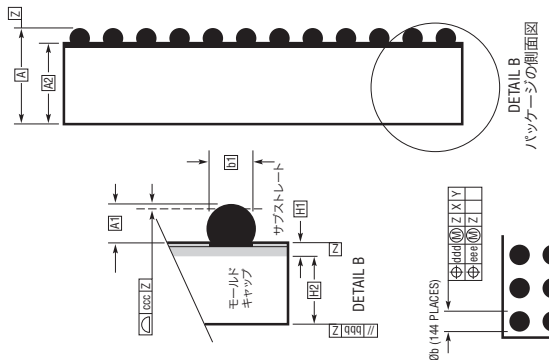
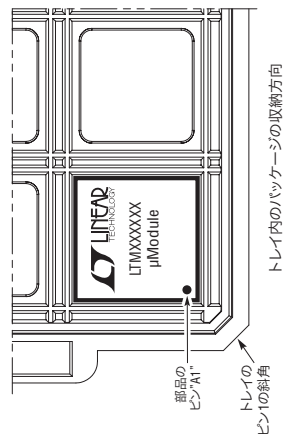
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>をご覧ください。

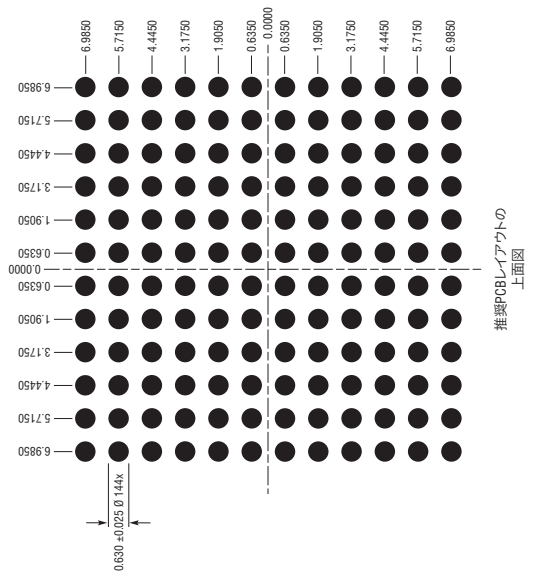
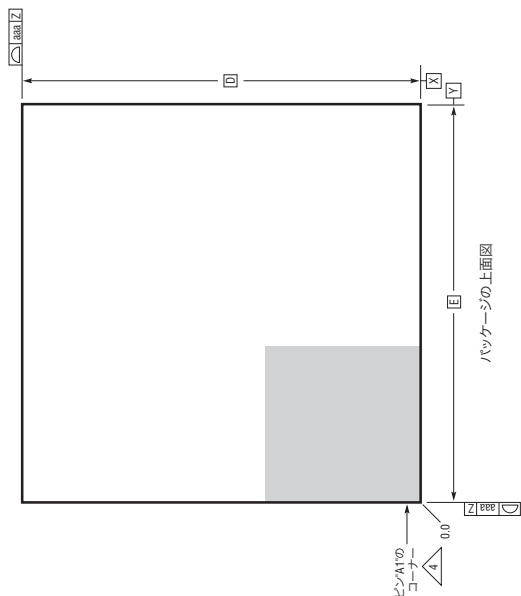
BGAパッケージ 144ピン (15mm×15mm×4.92mm) (Reference LTC DWG# 05-08-1921 Rev0)



- NOTES:
1. 寸法と許容誤差はASME Y14.5M-1994による
 2. 全ての寸法はミリメートル
 3. ボールの指定はESD M0-028およびJEF95による
 4. ピン#1の識別マークの詳細はオプションだが、示された領域内になければならない。ピン#1の識別マークはモールドまたはマーキングにすることができる
 5. 主テータZはシーティング・プレーン
 6. 半田ボールの成分は、96.5% Sn/3.0% Ag/0.5% Cu



SYMBOL	MIN	NOM	MAX	NOTES
A	4.72	4.92	5.12	
A1	0.50	0.60	0.70	
A2	4.22	4.32	4.42	
b	0.60	0.75	0.90	
b1	0.60	0.63	0.66	
D		15.00		
E		15.00		
e		1.27		
F		13.97		
G		13.97		
H1	0.27	0.32	0.37	
H2	3.95	4.00	4.05	
aaa			0.15	
bbb			0.20	
ccc			0.30	
ddd			0.15	
eee			0.15	
				ボールの総数: 144



改訂履歴

REV	日付	概要	ページ番号
A	6/11	「標準的応用例」の効率のグラフを更新	1
		「ピン配置」を更新	2
		「電気的特性」を更新	3, 4
		「ピン機能」を更新	7, 8
		「デカップリング要件」の表を更新	9
		図3を更新	13
		「アプリケーション情報」セクションの文章を更新	11~22
		図29と図31を更新	30, 32
B	7/11	R_{FBHI1} と R_{FBHI2} の標準値を60.4k Ω に変更	3
		「デカップリングの要件」の表を更新	9
C	8/12	BGAパッケージを追加してピン配置を更新	2
		V_{D1} - V_{D2} 式を追加	19
D	11/12	「ピン配置」セクションを更新	2

LTM4628

標準的応用例

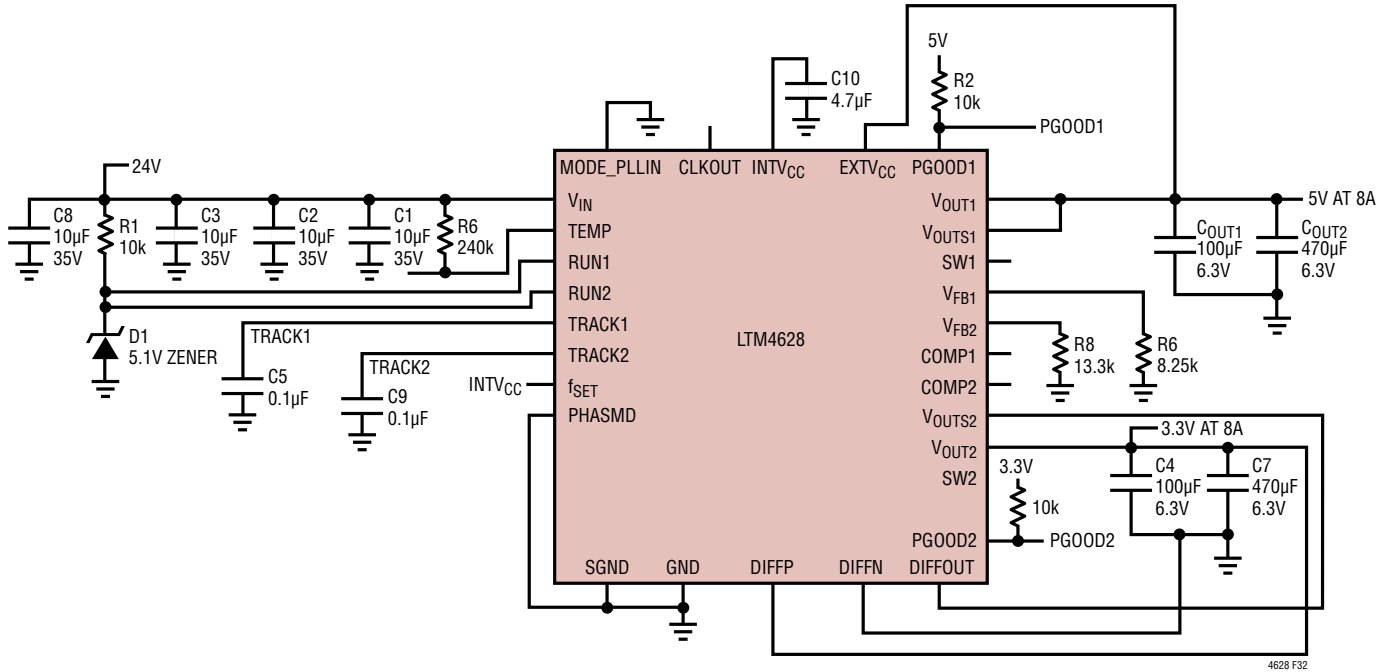


図32. 24V入力、5V出力および3.3V出力

関連製品

製品番号	説明	注釈
LTM4619	デュアル、26V _{IN} 、4A DC/DC µModuleレギュレータ	$4.5V \leq V_{IN} \leq 26.5V$ 、 $0.8V \leq V_{OUT} \leq 5V$
LTM4615	トリプル出力、低入力電圧、4A DC/DC µModuleレギュレータ	$2.375V \leq V_{IN} \leq 5.5V$ 、2つの4A出力および1つの1.5A出力
LTM4616	デュアル、8A、低入力電圧、DC/DC µModuleレギュレータ	$2.7V \leq V_{IN} \leq 5.5V$ 、 $0.6V \leq V_{OUT} \leq 5V$
LTM4614	デュアル、4A、低入力電圧、DC/DC µModuleレギュレータ	$2.375V \leq V_{IN} \leq 5.5V$ 、 $0.8V \leq V_{OUT} \leq 5V$
LTM4627	15A DC/DC µModuleレギュレータ	$4.5V \leq V_{IN} \leq 20V$ 、 $0.6V \leq V_{OUT} \leq 5V$

4628fd